

UNIVERSIDADE ESTADUAL DE SANTA CRUZ  
DEPARTAMENTO DE CIÊNCIAS EXATAS E TECNOLÓGICAS - DCET  
COLEGIADO DO MESTRADO PROFISSIONAL EM MATEMÁTICA - PROFMAT

SIMON REBOUÇAS DELABIE

KITS COM CIRCUITOS ELÉTRICOS E PORTAS LÓGICAS BOOLIANAS PARA O  
AUXÍLIO DO ENSINO DE LÓGICA

*Ilhéus-Bahia*

2022

SIMON REBOUÇAS DELABIE

KITS COM CIRCUITOS ELÉTRICOS E PORTAS LÓGICAS BOOLIANAS PARA O  
AUXÍLIO DO ENSINO DE LÓGICA

*Dissertação submetida ao Colegiado do PROFMAT da  
Universidade Estadual de Santa Cruz.*

*Orientador: Prof. Dr. Eduardo Delcides Bernardes*

*Coorientadora: Prof<sup>a</sup>. Dra. Mirela Vanina de Mello*

*Ilhéus-Bahia*

2022

D331	<p>Delabie, Simon Rebouças. Kits com circuitos elétricos e portas lógicas boolianas para o auxílio do ensino de lógica / Simon Rebouças Delabie. – Ilhéus, BA: UESC, 2022. 69f. : il.</p> <p>Orientador: Eduardo Delcides Bernardes Dissertação (Mestrado) – Universidade Estadual de Santa Cruz. – Programa do Mestrado Profissional em Matemática em Rede Nacional – PROFMAT. Inclui referências.</p> <p>1. Lógica matemática. 2. Álgebra booleana. 3. Construção. 4. Material didático. I. Título.</p> <p>CDD 511.3</p>
------	--

SIMON REBOUÇAS DELABIE

KITS COM CIRCUITOS ELÉTRICOS E PORTAS LÓGICAS BOOLIANAS PARA O  
AUXÍLIO DO ENSINO DE LÓGICA

Dissertação apresentada ao Departamento de  
Ciências Exatas e Tecnológicas da Universidade  
Estadual de Santa Cruz, para a obtenção de  
Título de Mestre em Matemática, através do  
PROFMAT - Mestrado Profissional em  
Matemática em Rede Nacional.

Trabalho aprovado. Ilhéus, 01 de setembro de 2022:

*Eduardo D. Bernardes*

---

*Prof. Dr. Eduardo Delcides Bernardes*  
*Orientador*

*Mirela Vanina de Mello*

---

*Prof<sup>a</sup>. Dra. Mirela Vanina de Mello*  
*Coorientadora*

*Paulo H. Galão*

---

*Prof. Me. Paulo Henrique Galão*  
*Universidade Estadual de Santa Cruz*



Documento assinado digitalmente  
DEISEMARA FERREIRA  
Data: 28/10/2022 13:12:42-0300  
Verifique em <https://verificador.iti.br>

---

*Prof<sup>a</sup>. Dra. Deisemara Ferreira*  
*Membro Externo - Universidade Federal de São Carlos*

*Ilhéus-Bahia*

2022

*À Èṣù, Òṣà Ògìyán, Oyá e Òṣóòsì.*

# Agradecimentos

Agradeço aos Orixás, aos meus pais, aos meus irmãos, à minha companheira, aos meus filhos e a todo povo do Ilê Axé Odé Omopondá Aladê Ijexá.

Aos meus colegas e professores do Profmat da UESC, em especial ao professor Eduardo Delcides, à professora Mirela Vanina e ao professor Vinicius Arakawa.

Agradeço nominalmente a Adinailson Guimarães, a Ana Rita Barbosa, a João Victor Muniz e a Piligra, meu amigo e professor.

À Universidade Federal da Bahia, à Universidade Federal do Sul da Bahia e à Universidade Estadual de Santa Cruz.

# Resumo

Os estudantes do Ensino Fundamental e Médio têm bastante deficiência no entendimento da matemática, sobretudo em virtude da dificuldade em entender o simbolismo e a abstração como representação da realidade concreta. Em particular para a lógica matemática, a dificuldade na compreensão do conteúdo ocasiona ainda prejuízos graves no raciocínio lógico e crítico, repercutindo no entendimento de todos os outros conteúdos. A demonstração da relação entre o conteúdo e a realidade prática é uma chave possível para solução desse conflito. Esse trabalho propõe a construção de dois kits didáticos que sirvam como facilitador do processo de ensino-aprendizagem da lógica matemática, usando circuitos elétricos e portas lógicas booleanas para atuar como processo lúdico de demonstração prática do conteúdo abordado em sala de aula, possibilitando ao aluno interagir diretamente com o conteúdo.

**Palavras-chave:** lógica matemática. lógica booleana. construção de kit didático.

# Abstract

Elementary and High School students have a lot of deficiency in the understanding of mathematics, mainly due to the difficulty in understanding symbolism and abstraction as a representation of concrete reality. In particular for mathematical logic, the difficulty in understanding the content also causes serious damage to logical and critical reasoning, affecting the understanding of all other content. The demonstration of the relationship between content and practical reality is a possible key to solving this conflict. This work proposes the construction of two didactic kits that serve as a facilitator of the teaching-learning process of mathematical logic, using electrical circuits and Boolean logic gates to act as a playful process of practical demonstration of the content covered in the classroom, allowing the student to interact directly with the content.

**Keywords:** mathematical logic. boolean logic. educational product. didactic kit construction.

# Lista de Figuras

2.1	Símbolo ANSI para Porta OR. . . . .	25
2.2	Símbolo ANSI para Porta AND. . . . .	25
2.3	Símbolo ANSI para Porta <i>NOT</i> . . . . .	26
2.4	Símbolo ANSI para Porta <i>NAND</i> . . . . .	26
2.5	Símbolo ANSI para Porta NOR. . . . .	27
2.6	Símbolo ANSI para Porta XOR. . . . .	27
2.8	Diagrama elétrico do CI 7400. . . . .	28
2.7	Símbolo ANSI para Porta XNOR. . . . .	28
3.1	Chave alavanca de 3 terminais. . . . .	31
3.2	Caixa Patola PB-080. . . . .	32
3.3	Porta <i>NOT</i> construída com Porta <i>NAND</i> . . . . .	32
3.4	Diagrama do bloco de negação. . . . .	33
3.5	Diagrama do bloco de negação - exemplo. . . . .	34
3.6	Simulação do Bloco Negação, chave em Verdadeiro, LED em Falso. . . . .	34
3.7	Simulação do Bloco Negação, chave em Falso, LED em Verdadeiro. . . . .	34
3.8	Porta <i>AND</i> construída com Porta <i>NAND</i> . . . . .	35
3.9	Diagrama do bloco da conjunção. . . . .	36
3.10	Diagrama do bloco da conjunção - exemplo . . . . .	36
3.11	Simulação do Bloco Conjunção, <i>S1</i> e <i>S2</i> em Verdadeiro, LED em Verdadeiro. . . . .	37
3.12	Simulação do Bloco Conjunção, <i>S1</i> em Verdadeiro, <i>S2</i> em Falso, LED em Falso. . . . .	37
3.13	Porta <i>OR</i> construída com Porta <i>NAND</i> . . . . .	38
3.14	Diagrama do bloco da disjunção. . . . .	38
3.15	Diagrama do bloco de condicional. . . . .	39
3.16	Porta <i>XNOR</i> construída com Porta <i>NAND</i> . . . . .	40
3.17	Diagrama do bloco de bicondicional. . . . .	40
3.18	Porta <i>XOR</i> construída com Porta <i>NAND</i> . . . . .	41
3.19	Conector soquete 4mm fêmea, tipo banana. . . . .	42
3.20	Diagrama do bloco de entrada. . . . .	43

3.21	Diagrama do bloco de resultado. . . . .	44
3.22	Conector soquete 4mm macho, tipo banana. . . . .	45
3.23	Diagrama do argumento $(P \rightarrow Q) \wedge R$ . . . . .	45
3.24	Protótipo do bloco de negação em placa de matriz de contatos . . . . .	47
3.25	Soldagem em placa de fenolite. . . . .	48
3.26	Montagem do componentes na caixa. . . . .	48
3.27	Bloco de negação em teste. . . . .	48
3.28	Bloco de negação montado. . . . .	48
3.29	Protótipo do bloco de negação, entrada em Falso, saída em Verdadeiro. . . .	49
3.30	Protótipo do bloco de negação, entrada em Verdadeiro, saída em Falso. . . .	49
3.31	Diagrama do exercício da Seção 3.4.2 . . . . .	53
B.1	Simulação do Bloco Negação, chave em Verdadeiro, LED em Falso. . . . .	58
B.2	Simulação do Bloco Negação, chave em Falso, LED em Verdadeiro. . . . .	58
B.3	Simulação do Bloco Conjunção, $S1$ e $S2$ em Verdadeiro, LED em Verdadeiro. . . .	59
B.4	Simulação do Bloco Conjunção, $S1$ em Verdadeiro, $S2$ em Falso, LED em Falso. . . .	59
B.5	Simulação do Bloco Conjunção, $S1$ em Falso, $S2$ em Verdadeiro, LED em Falso. . . .	59
B.6	Simulação do Bloco Conjunção, $S1$ e $S2$ em Falso, LED em Falso. . . . .	59
B.7	Simulação do Bloco Disjunção, $S1$ e $S2$ em Falso, LED em Falso. . . . .	60
B.8	Simulação do Bloco Disjunção, $S1$ em Verdadeiro, $S2$ em Falso, LED em Verdadeiro. . . . .	60
B.9	Simulação do Bloco Disjunção, $S1$ em Falso, $S2$ em Verdadeiro, LED em Verdadeiro. . . . .	60
B.10	Simulação do Bloco Disjunção, $S1$ e $S2$ em Verdadeiro, LED em Verdadeiro. . . .	60
B.11	Simulação do Bloco <i>Condicional</i> , $S1$ e $S2$ em Verdadeiro, LED em Verdadeiro. . . .	61
B.12	Simulação do Bloco <i>Condicional</i> , $S1$ em Verdadeiro, $S2$ em Falso, LED em Falso. . . . .	61
B.13	Simulação do Bloco <i>Condicional</i> , $S1$ em Falso, $S2$ em Verdadeiro, LED em Verdadeiro. . . . .	61
B.14	Simulação do Bloco <i>Condicional</i> , $S1$ e $S2$ em Falso, LED em Verdadeiro. . . .	61
B.15	Simulação do Bloco <i>Bicondicional</i> , $S1$ e $S2$ em Falso, LED em Verdadeiro. . . .	62
B.16	Simulação do Bloco <i>Bicondicional</i> , $S1$ em Falso, $S2$ em Verdadeiro, LED em Falso. . . . .	62
B.17	Simulação do Bloco <i>Bicondicional</i> , $S1$ em Verdadeiro, $S2$ em Falso, LED em Falso. . . . .	62
B.18	Simulação do Bloco <i>Bicondicional</i> , $S1$ e $S2$ em Verdadeiro, LED em Verdadeiro. . . .	62
B.19	Simulação do Bloco <i>Disjunção Exclusiva</i> , $S1$ e $S2$ em Falso, LED em Verdadeiro. . . .	63

B.20 Simulação do Bloco <i>Disjunção Exclusiva</i> , $S1$ em Falso, $S2$ em Verdadeiro, LED em Falso. . . . .	63
B.21 Simulação do Bloco <i>Disjunção Exclusiva</i> , $S1$ em Verdadeiro, $S2$ em Falso, LED em Falso. . . . .	63
B.22 Simulação do Bloco <i>Disjunção Exclusiva</i> , $S1$ e $S2$ em Verdadeiro, LED em Verdadeiro. . . . .	63
B.23 Simulação do Bloco de Resultado, $S1$ em Verdadeiro, LED2 indica Verdadeiro.	64
B.24 Simulação do Bloco de Resultado, $S1$ em Falso, LED1 indica Falso. . . . .	64

\*

# Lista de Tabelas

1.1	Classificação das dissertações do PROFMAT. . . . .	18
2.1	Tabela-verdade - exemplo de álgebra booliana. . . . .	23
2.2	Tabela-verdade - Porta <i>OR</i> . . . . .	25
2.3	Tabela-verdade - Porta <i>AND</i> . . . . .	25
2.4	Tabela-verdade - Porta <i>NOT</i> . . . . .	26
2.5	Tabela-verdade - Porta <i>NAND</i> . . . . .	26
2.6	Tabela-verdade - Porta <i>NOR</i> . . . . .	27
2.7	Tabela-verdade - Porta <i>XOR</i> . . . . .	27
2.8	Tabela-verdade - Porta <i>XNOR</i> . . . . .	28
3.1	Tabela-verdade - condicional. . . . .	39
3.2	Tabela-verdade - $(P \rightarrow Q) \wedge R$ . . . . .	46
3.3	Componentes e valores . . . . .	46

\*

# Sumário

<b>Introdução</b>	<b>15</b>
<b>1 Revisão bibliográfica</b>	<b>18</b>
<b>2 Considerações históricas e teóricas</b>	<b>21</b>
2.1 Breve histórico - Da lógica filosófica à álgebra de Boole . . . . .	21
2.2 Álgebra booliana . . . . .	22
2.2.1 Exemplo . . . . .	23
2.3 Portas Lógicas . . . . .	24
2.3.1 Porta OR . . . . .	24
2.3.2 Porta AND . . . . .	25
2.3.3 Porta NOT . . . . .	25
2.3.4 Porta NAND . . . . .	26
2.3.5 Porta NOR . . . . .	26
2.3.6 Porta XOR . . . . .	27
2.3.7 Porta XNOR . . . . .	27
2.4 Circuitos Integrados da Série 7400 . . . . .	28
<b>3 Kits didáticos</b>	<b>30</b>
3.1 Kit de conectivos . . . . .	30
3.1.1 Bloco de Negação . . . . .	32
3.1.2 Bloco de Conjunção . . . . .	35
3.1.3 Bloco de Disjunção . . . . .	37
3.1.4 Bloco de Condicional . . . . .	38
3.1.5 Bloco do Bicondicional . . . . .	39
3.1.6 Bloco da Disjunção Exclusiva . . . . .	40
3.2 Kit para construção de argumentos . . . . .	41
3.2.1 Bloco de entrada . . . . .	41
3.2.2 Blocos de conectivos . . . . .	42

3.2.3	Bloco de resultado . . . . .	43
3.3	Montagem de protótipo . . . . .	46
3.4	Exemplos de uso dos kits . . . . .	48
3.4.1	Aula expositiva - operações lógicas . . . . .	50
3.4.2	Estudos de argumentos . . . . .	51
<b>Considerações Finais</b>		<b>54</b>
<b>A Projeto das placas de circuito impresso dos Kits</b>		<b>55</b>
<b>B Imagens de simulação</b>		<b>58</b>

# Introdução

Meu primeiro contato com a lógica matemática foi na 8ª série do ensino básico no colégio Galileu em Itabuna, quando tive a oportunidade de aprender com o professor Piligra (hoje professor da UESC) na disciplina Filosofia. Não tive dificuldades com o conteúdo, mas uma quantidade razoável dos meus colegas teve, e o esforço do professor para mostrar a vinculação do conteúdo com a realidade era surpreendente.

No Ensino Médio mais uma vez pude estudar lógica, dessa vez na matemática, e lá observei a grande dificuldade que os meus colegas tinham nesse conteúdo e na própria disciplina. Algumas vezes, apreciando o conteúdo apresentado pelo professor Augusto no Instituto Social da Bahia em Salvador, fui tocado pelo desespero demonstrado por alguns colegas. Querendo ajudar, interpelei o professor que apresentasse conexão entre o conteúdo e a prática diária e demonstrasse a utilidade do conteúdo ali apresentado. Com grande habilidade, ele sempre apresentava alguns exemplos.

Resgatando minhas memórias e experiências e avaliando o esforço dos professores para conseguir manter o interesse do aluno e conseguir fazê-lo aprender, acredito que demonstrar a relação entre o conteúdo e a realidade prática é uma chave para solução desse conflito. Segundo Piligra (2022), “nós já nos encontramos inseridos em um mundo de símbolos, de conectivos, de leis e de princípios que regem a nossa forma de comunicação”, mas, ainda assim, existe uma grande dificuldade em entender o simbólico, a abstração, a referência, sobretudo na matemática.

A Base Nacional Curricular Comum - BNCC, documento oficial do Governo Federal de referência para a educação escolar, alega que o letramento matemático assegura aos alunos perceber o caráter de jogo intelectual da matemática, como aspecto que favorece o desenvolvimento do raciocínio lógico e crítico (MINISTÉRIO DA EDUCAÇÃO, 2018, p. 266). É razoável considerar que, para alcançarmos esse objetivo, devemos utilizar todas as ferramentas ao nosso alcance, pois o raciocínio lógico e crítico bem desenvolvido servirá como habilidade ao estudante em qualquer componente curricular.

Isso é reforçado na descrição das competências específicas de matemática para o Ensino Fundamental, onde se descreve no item 2: “Desenvolver o raciocínio lógico, o espírito de in-

investigação e a capacidade de produzir argumentos convincentes, recorrendo aos conhecimentos matemáticos para compreender e atuar no mundo.” (MINISTÉRIO DA EDUCAÇÃO, 2018, p. 267). Vemos também que essas ações no Ensino Fundamental são resgatadas no Ensino Médio, onde os conteúdos abordados vão ser consolidados, ampliados e aprofundados (MINISTÉRIO DA EDUCAÇÃO, 2018, p. 527).

Na qualidade de engenheiro eletricista e pertencendo ao corpo discente do Mestrado em Matemática do PROFMAT, tenho oportunidade de trazer a implementação prática de alguns conteúdos para facilitar o entendimento do aluno, e quiçá consolidar melhor os conteúdos da lógica matemática.

Neste estudo é proposto a construção de kits didáticos para apresentação dos conectivos da lógica matemática, usando como ferramenta a lógica booliana (*booleana* até 2015, quando foi implementado em definitivo no Brasil o Acordo Ortográfico de 1990) implementada em circuitos eletrônicos. Assim, serão utilizadas portas lógicas para a construção dos kits, para os quais dois modelos são propostos:

- kits de conectivos individuais, com resultados baseados em estados lógicos definidos por meio de chaves verdadeiro-falso, voltados para a apresentação pelo professor, com vínculo direto à aula expositiva;
- kits de conectivos interligáveis para gerar sentenças (proposições) compostas, com resultados baseados nas ligações entre os conectivos, voltados para atividades, exercícios, avaliações, jogos, entre outros.

## Objetivos

Construção de kits didáticos para facilitação do processo de ensino-aprendizagem da lógica matemática, para uso em sala de aula no momento da apresentação do conteúdo ou em momento posterior para consolidação do conhecimento. Também pode ser usado em eventos de divulgação, atividades extra-curriculares, ou outra atividade onde a lógica matemática seja objeto de pesquisa.

## Estrutura da Pesquisa

O estudo está dividido em 3 capítulos. A teoria abordada é somente o suficiente ao desenvolvimento da leitura, pois não pretendo fazer a exposição teórica da lógica matemática ou da álgebra booliana, já que há muita bibliografia disponível. Recomendo para a lógica

matemática Iezzi e Murakami (1977, Cap. 1), Pilgra (2022) para a lógica simbólica, e para a álgebra booliana, França (2021, Cap. 4)).

O primeiro capítulo traz uma revisão bibliográfica a partir dos trabalhos de conclusão de curso do PROFMAT, pesquisados no site do programa<sup>1</sup>, buscando identificar quais deles poderão contribuir para a proposta. O Capítulo 2 traz um breve histórico da lógica e da álgebra booliana, informações sobre portas lógicas e circuitos integrados. O Capítulo 3 mostra os kits didáticos, modelos, circuitos, montagens, e propostas de uso. Ao fim, apresento as conclusões e sugestões de desenvolvimentos futuros.

---

<sup>1</sup>Disponível em <https://www.profmtat-sbm.org.br/dissertacoes/>, verificado em 10 de junho de 2020.

# Capítulo 1

## Revisão bibliográfica

Foi feita uma pesquisa na Base Nacional Curricular Comum - BNCC e na base de dados das dissertações do PROFMAT, buscando textos que pudessem contribuir com alguma informação relevante ao desenvolvimento desta pesquisa. A busca foi por meio das palavras-chave “boole”, “lógica”, “elétrica”, “elétrico”, “conectivo” e “circuitos”, pesquisando com e sem acentuação.

Foram selecionados 32 trabalhos para leitura e avaliação criteriosa, os quais foram classificados segundo as temáticas “engenharia elétrica” ou “lógica” e assuntos conforme discriminado na Tabela 1.1. Desses, quatro se mostraram mais relevantes ao desenvolvimento dessa pesquisa.

Tabela 1.1: Classificação das dissertações do PROFMAT.

<b>Temática</b>	<b>Quantidade</b>
<b>Engenharia Elétrica</b>	<b>11</b>
Análise de circuitos elétricos	7
Modelagem	2
Probabilidade	1
Engenharia Econômica	1
<b>Lógica</b>	<b>19</b>
Proposta de ensino	12
Demonstração de aplicação	3
Álgebra Booleana	3
Diagrama de conjuntos	1
<b>Elétrica e Lógica</b>	<b>2</b>

Fonte: Elaborada pelo Autor.

Analisando as dissertações, observamos que Nascimento (2016), Silva (2020), França

(2021) e Oliveira (2020) buscam trazer o ensino da lógica apresentando portas lógicas como aplicação da lógica proposicional e usam a álgebra booliana como ferramenta. O que os difere é o método de trabalho, pois França (2021) o faz através de planos de aulas expositivas, Nascimento (2016) e Oliveira (2020) sugerem sequências didáticas usando *softwares*, e Silva (2020) apresenta o conteúdo na forma de um jogo.

A proposta contida em Oliveira (2020) é aquela que aparenta ser mais completa pois apresenta um viés de transformar em prática a teoria apresentada, fato esse que acaba interessando o estudante. A interdisciplinaridade para o desenvolvimento da proposta, contudo, pode ser um impeditivo. Também demanda do aluno conhecimento prévio em eletrônica, conhecimento esse que não é da maior parte dos estudantes de Ensino Médio. Aparenta ser uma metodologia mais adequada aos cursos de formação técnica integrada ao Ensino Médio, estando em consonância com os planos de aula de França (2021).

Nascimento (2016) traz algumas sequências didáticas usando portas lógicas, sugerindo que esse conteúdo seja adequado entre os anos finais do Ensino Fundamental até o Ensino Médio. Faz a demonstração com um aplicativo gratuito e *online* de interface intuitiva e simplificada, que se denomina Circuitos Lógicos<sup>1</sup>. Acaba trazendo também uma outra sequência usando o aplicativo Logisim<sup>2</sup>, para que os alunos possam fazer simulações.

Por sua vez, Silva (2020) apresenta uma proposta inédita de produto, um jogo idealizado pelo autor para o ensino da lógica, mas nem todos os conectivos da lógica proposicional são apresentados, o que pode ocasionar uma lacuna no conhecimento do aluno. O jogo é específico para tratar dos conectivos de lógica booliana, podendo atender exclusivamente o ensino de lógica teórica, não sendo um produto que contenha elementos de aplicação prática do objeto de estudo.

Por outro lado, Anacleto (2018) faz uma interessante proposta metodológica para uso de programação no ensino de lógica matemática, usando um kit de desenvolvimento. Apesar do título incluir o termo “lógica matemática”, não abordou nenhum conectivo da lógica matemática ou da lógica booliana no seu texto, o que acabou não conseguindo contribuir de maneira efetiva para essa pesquisa.

Como produto, existe também a proposta do Campolino (2022) que traz a construção de um aeromodelo com fins educacionais. Apesar de não usar a lógica matemática como objeto da proposta educacional, estando mais relacionada à geometria, existe espaço pra realizar ações de programação do sistema de controle usando portas lógicas.

Também foram analisados nesses estudos a atualidade das temáticas em relação aos documentos de referência curricular, em particular, à BNCC e aos Parâmetros Curriculares

---

<sup>1</sup>O link que estava em Nascimento (2016) foi alterado, e agora está disponível em <https://www.noas.com.br/ensino-medio/matematica/raciocinio-logico/>., verificado em 10 de junho de 2022.

<sup>2</sup>Disponível em: <http://www.cburch.com/logisim/pt/>., verificado em 10 de junho de 2022.

Nacionais (PCNs), válidos até 2017. A BNCC tem fundamento na Lei de Diretrizes e Bases da Educação Nacional (Lei nº 9394/1996), sendo que sua primeira versão foi homologada em 2017. Na Tabela 1.1, 10 trabalhos tinham sido publicados até 2016 e consideravam dados dos antigos Parâmetros Curriculares Nacionais (PCNs). A análise dos 22 trabalhos publicados a partir de 2017 revelou que 11 deles nem mencionam a existência da BNCC, oito dos quais são sobre a temática lógica. Cinco deles ainda referenciam os PCNs e apenas seis fazem alguma referência à BNCC. Destes, apenas três tem relação direta com o ensino de lógica. Esses também foram alvo de consulta para essa pesquisa.

Alguns argumentos e motivações dos autores das dissertações coadunam bem com a motivação para esse estudo. Segundo Cruz e Maia (2006 apud NASCIMENTO, 2016, p. 14), “o fenômeno do fracasso escolar em matemática tem sido foco de muitos estudos da educação matemática”, que é o que está sendo buscado aqui, explicitamente, através de um novo produto de ensino, colocando o aluno para manusear novas tecnologias e com atividades desafiadoras, como sugerido em Oliveira (2020).

Talvez a principal motivação dos estudantes em aprender matemática seja justamente a evolução tecnológica: “Nossos computadores, celulares, TVs, transporte, aparelhos domésticos, tudo que utiliza circuitos elétricos depende de um conceito chamado Lógica booliana. A Lógica booliana é a base da computação moderna.” (OLIVEIRA, 2020, p. 42). Isso é facilmente constatável, visto o número de pesquisas recentes envolvendo atividades e programas de computadores e ensino da matemática.

Corroborando também para o objetivo dessa proposta o comentário de Silva (2020):

O uso de uma ferramenta lúdica na infância pode acelerar o aprendizado futuro de um tema mais complexo. A associação mental que a criança faz de um assunto com as suas experiências vividas muda a forma como a criança irá encarar o novo desafio. (SILVA, 2020, p. 12)

Dessa forma, observamos que existem muitos estudos objetivando a melhoria da relação ensino-aprendizagem da lógica matemática com propostas diversas almejando reter a atenção do aluno. O ineditismo dessa proposta se baseia em apresentar a teoria vista em sala de aula como um produto real, possibilitando ao estudante consolidar o conhecimento com experiências práticas. O Capítulo 2 traz as bases teóricas aplicadas ao kit e à sua operação.

# Capítulo 2

## Considerações históricas e teóricas

Neste capítulo serão apresentadas algumas informações históricas relevantes, dados técnicos e elementos teóricos que dão suporte à pesquisa realizada.

### 2.1 Breve histórico - Da lógica filosófica à álgebra de Boole

A lógica tem sua origem incerta, pois ao passo que, no ocidente, se discute a origem a partir da Grécia no século III a.C., especula-se que teria surgido ainda no século IV a.C na Índia ou China (WILLMAN, 2021). Independentemente do local de surgimento, a lógica como a conhecemos hoje deriva principalmente da lógica aristotélica, chamada por Aristóteles de silogística (MENDONÇA, 2013).

A lógica matemática começa a se desenvolver no século XIX a partir dos trabalhos de George Boole e Augustus de Morgan e, posteriormente, de Gottlob Frege que, segundo Nascimento (2016, p. 21), trabalhava num “sistema capaz de transformar em raciocínios dedutivos todas as demonstrações matemáticas”. Giuseppe Peano acaba se debruçando também sobre ela, desenvolvendo a notação utilizada ainda hoje (CAVALCANTE, 2019). Já no século XX, Alfred North Whitehead e Bertrand Russell tiveram uma contribuição muito significativa com sua obra *Principia Mathematica*, e a lógica matemática atual deve sua estrutura principalmente a esses últimos dois autores (BERGAMIM, 2018).

A álgebra booliana tem como precursora a álgebra de conceitos de Leibniz (LENZEN, 2022) e, embora tenha sido criada por George Boole em 1847, o termo “álgebra booliana” foi introduzido somente em 1880 nos estudos de William Jevons e Charles Peirce (PEIRCE, 1974), sendo apresentada sistematizada no livro de Palestras de Ernst Schröder em 1890. Já de acordo com Huntington (1933, p. 278), “O nome álgebra booliana (ou ‘álgebras’ boolianas)

para o cálculo originado por Boole, estendido por Schröder e aperfeiçoado por Whitehead parece ter sido sugerido pela primeira vez por Sheffer, em 1913.”

Em 1937, Claude Shannon em sua dissertação de mestrado prova que a álgebra booliana pode ser usada para simplificar o arranjo dos relés<sup>1</sup> em circuitos de telefonia (OLIVEIRA, 2020, p. 43), provando também o inverso: que arranjos de relés podem solucionar problemas da álgebra booliana (SHANNON, 1938). A utilização das propriedades binárias dos relés foi a base para toda a eletrônica digital, permitindo o projeto de sistemas digitais eletrônicos, computadores e, conseqüentemente, toda a evolução tecnológica que conhecemos hoje. Ou como afirmado por Oliveira (2020, p. 42), “nossos computadores, celulares, TVs, transporte, aparelhos domésticos tudo que utiliza circuitos elétricos depende de um conceito chamado lógica booliana.”

Informações complementares sobre a história da lógica podem ser obtidas em Timóteo (2018) e Nascimento (2016).

## 2.2 Álgebra booliana

A álgebra booliana (ou Álgebra de *Boole*) é o ramo da álgebra em que os valores das constantes ou variáveis são apenas dois (1 ou 0; Verdadeiro ou Falso), sendo essa a diferença fundamental dela em relação à álgebra convencional (TOCCI; WIDMER; MOSS, 2007, p. 30). As principais operações da álgebra booliana são conjunção (também chamado de *E* ou *AND*, do inglês), disjunção (*OU* ou *OR*), e negação (*NÃO* ou *NOT*) (Wikipedia contributors, 2022).

De maneira formal, tomando como base Daghlian (1995, p. 105-106) e França (2021, p. 33-34), álgebra booliana é o sistema algébrico  $(B, +, \cdot)$ , em que  $B$  é um conjunto não vazio, “+” é uma operação de adição em  $B$  e “ $\cdot$ ” é uma operação de multiplicação em  $B$ , no qual para todo  $a, b \in B$ , valem os axiomas:

1.  $a + b \in B$  (a soma de dois elementos de  $B$  pertence a  $B$  - fechamento da adição);
2.  $a \cdot b \in B$  (o produto de dois elementos de  $B$  pertence a  $B$  - fechamento da multiplicação);
3.  $a + b = b + a$  (comutativa da adição);
4.  $a \cdot b = b \cdot a$  (comutativa da multiplicação);
5.  $a + (b \cdot c) = (a + b) \cdot (a + c)$  (distributiva da adição);
6.  $a \cdot (b + c) = (a \cdot b) + (a \cdot c)$  (distributiva da multiplicação);

---

<sup>1</sup>Chaves comutadoras eletromecânicas, muito usadas em circuitos elétricos.

7.  $\exists 0 \in B$ , tal que  $a + 0 = 0 + a = a$  (a adição tem elemento neutro);
8.  $\exists 1 \in B$ , tal que  $a \cdot 1 = 1 \cdot a = a$  (a multiplicação tem elemento neutro);
9. para cada  $a \in B$ ,  $\exists a' \in B$ , tal que  $a + a' = 1$  e  $a \cdot a' = 0$  ( $a'$  é o complemento de  $a$ ).

Uma Álgebra de Boole é dita *degenerada* quando os elementos neutros para as operações  $+$  e  $\cdot$  são iguais, isto é,  $0 = 1$ . Todas as considerações aqui serão apenas de álgebras não degeneradas, onde  $0 \neq 1$ .

Um exemplo simples de Álgebras de Boole são as tabelas-verdade, que são formas de representar as operações lógicas, sendo também relevantes pra essa pesquisa.

Nas tabelas-verdade, temos:  $B = \{Falso, Verdadeiro\}$ . Está definida para as tabelas-verdade a adição como o conectivo disjunção ( $\vee$ ), a multiplicação como o conectivo conjunção ( $\wedge$ ), o elemento neutro da adição como o valor  $F$ , o elemento neutro da multiplicação como o valor  $V$  e o complemento como a negação ( $\sim$ ). (FRANÇA, 2021, p. 34)

De fato, podemos verificar que para todo  $a, b \in B$ :

Tabela 2.1: Tabela-verdade - exemplo de álgebra booliana.

a	b	$(a \vee b)$	$(a \wedge b)$	$F \vee a$	$V \wedge b$	$\sim a$
V	V	V	V	V	V	F
V	F	V	F	V	F	F
F	V	V	F	F	V	V
F	F	F	F	F	F	V

Fonte: Elaborada pelo Autor.

Em seguida serão apresentados alguns exemplos de aplicação da álgebra booliana.

### 2.2.1 Exemplo

Extrair a função lógica: “O caixa forte de um banco funciona com um sistema de chaves. Três pessoas têm as chaves: o gerente, seu auxiliar e o tesoureiro. A porta abre com, pelo menos, duas das três chaves, sendo que uma delas tem que ser a do tesoureiro.” (MORENO, 2018, Aula 02, p. 25)

**Resposta:** Seja  $A$  o conjunto de chaves para abertura do cofre, sendo os elementos que compõem o conjunto (*chave-gerente*), (*chave-auxiliar*) e (*chave-tesoureiro*). Assim,  $A = \{(chave-gerente), (chave-auxiliar), (chave-tesoureiro)\}$ . Chamaremos a função lógica de

*abre-cofre*. Se o cofre precisa de pelo menos dois elementos do conjunto A, onde um deles deve ser obrigatoriamente (*chave-tesoureiro*), então a função *abre-cofre* deve realizar a operação conjunção do elemento (*chave-tesoureiro*) com a operação disjunção entre os elementos (*chave-gerente*) e (*chave-auxiliar*). Assim a função deve ser da forma:

$$\textit{abre-cofre} = (\textit{chave-tesoureiro}) \cdot [(\textit{chave-gerente}) + (\textit{chave-auxiliar})]$$

## 2.3 Portas Lógicas

As funções booleanas básicas implementadas como dispositivos ideais ou físicos são chamadas de portas lógicas e são representadas por símbolos padronizados por normas internacionais. As principais normas são a IEC<sup>2</sup> 60617-12 e a ANSI/IEEE<sup>3</sup> - 91-1984, sendo utilizada a norma ANSI como referência nesse trabalho. Foi realizada uma pesquisa na base de dados da Associação Brasileira de Normas Técnicas - ABNT e não foi encontrada nenhuma Norma Brasileira - NBR sobre símbolos para portas lógicas.

As portas lógicas são os blocos fundamentais a partir dos quais todos os outros circuitos lógicos e sistemas digitais são construídos (TOCCI; WIDMER; MOSS, 2007, p. 30). Elas são usadas isoladamente ou combinadas, sendo que cada porta lógica pode ter mais de uma linha de entrada, mas somente uma linha de saída (FRANÇA, 2021, p. 47). Exceto para a porta *NOT* todas os tipos de portas lógicas aqui apresentadas serão com duas entradas.

O termo porta vem do inglês *gate*, derivando da operação de habilitar/inibir, representando permitir ou não a passagem de eletricidade (0 indicando não ter tensão elétrica, e 1 indica que há tensão). Para as apresentações seguintes das portas, utilizaremos os valores  $\{0, 1\}$  como sendo equivalentes a  $\{\textit{Falso}, \textit{Verdadeiro}\}$ .

A literatura, ainda que produzida por autores da língua portuguesa ou francesa, convencionalmente apresenta as portas lógicas pela sua função na língua inglesa, como pode ser visto em Tocci, Widmer e Moss (2007, p. 29), por exemplo, *AND* em lugar de *E*. Assim, para manter coerência com a maior parte dos textos, nesse trabalho serão apresentadas as portas lógicas em inglês.

### 2.3.1 Porta OR

A porta *OR* é um circuito que possui duas entradas e cuja saída é uma combinação das entradas através da operação *OR*, que é a primeira das três operações booleanas básicas.

<sup>2</sup>*International Electrotechnical Commission*, traduzido como Comissão Eletrotécnica Internacional.

<sup>3</sup>ANSI - *American National Standards Institute*, traduzido como Instituto Nacional Americano de Padrões, e IEEE - *Institute of Electrical and Electronics Engineers*, traduzido como Instituto de Engenheiros Eletricistas e Eletrônicos.

Ela realiza a operação disjunção (soma ou adição) da álgebra booliana, ou seja, a expressão booliana para a operação *OR* é  $Q = A + B$ , sendo as entradas  $A$  e  $B$ . O seu símbolo ANSI de representação está na Figura 2.1.

Diferentemente da álgebra convencional, nos casos em que  $A = B = 1$ , a operação *OR* produz  $Q = 1 + 1 = 1$  e não o valor 2. O valor 1 é o máximo que pode ser obtido. A tabela-verdade dessa operação está discriminada na Tabela 2.2.

Tabela 2.2: Tabela-verdade - Porta *OR*.

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	1

Fonte: Elaborada pelo Autor.

Figura 2.1: Símbolo ANSI para Porta *OR*.



Fonte: Wikimedia Commons (2021b)

### 2.3.2 Porta *AND*

A porta *AND* é um circuito que possui duas entradas, e cuja saída é uma combinação das entradas através da operação *AND*, realizando a operação conjunção (produto ou multiplicação) da álgebra booliana, ou seja, considerando uma porta com duas entradas  $A$  e  $B$ , a expressão booliana para a operação *AND* é  $Q = A \cdot B$ . O seu símbolo de representação está na Figura 2.2. A tabela-verdade dessa operação está discriminada na Tabela 2.3.

Tabela 2.3: Tabela-verdade - Porta *AND*.

A	B	Q
0	0	0
0	1	0
1	0	0
1	1	1

Fonte: Elaborada pelo Autor.

Figura 2.2: Símbolo ANSI para Porta *AND*.



Fonte: Wikimedia Commons (2022a)

### 2.3.3 Porta *NOT*

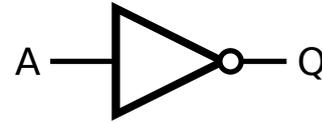
A porta *NOT*, também chamado de *INVERSOR*, é um circuito que, diferentemente das outras portas, possui somente uma entrada. Realiza a operação *NOT*, cuja expressão é  $Q = \bar{A}$ , e pode ser lido como “Q é igual a *NOT*/inverso/complemento de A”. Assim  $\bar{A}$  tem valor lógico oposto ao valor lógico de  $A$ . A tabela-verdade dessa operação está discriminada na Tabela 2.4 e seu símbolo de representação está na Figura 2.3.

Tabela 2.4: Tabela-verdade - Porta *NOT*.

A	$Q = \bar{A}$
0	1
1	0

Fonte: Elaborada pelo Autor.

Figura 2.3: Símbolo ANSI para Porta *NOT*.



Fonte: Wikimedia Commons (2022b)

### 2.3.4 Porta NAND

A porta *NAND*, também chamada de Conectivo de Sheffer, é um circuito que produz uma saída falsa quando as suas entradas possuem valor lógico verdadeiro. Ela tem tabela-verdade inversa à porta *AND*, por isso tem esse nome (*NAND* de *NOT+AND*). O sua expressão é  $Q = \overline{A \cdot B}$ .

A porta *NAND* é dotada de uma propriedade chamada completude funcional. Essa propriedade prevê que é possível realizar qualquer função lógica usando apenas um conjunto de portas *NAND* conectadas (TOCCI; WIDMER; MOSS, 2007, p. 47), conforme provado por Henry Sheffer em 1913 (SHEFFER, 1913).

A tabela-verdade dessa operação está discriminada na Tabela 2.5 e seu símbolo de representação está na Figura 2.4.

Tabela 2.5: Tabela-verdade - Porta *NAND*.

A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0

Fonte: Elaborada pelo Autor.

Figura 2.4: Símbolo ANSI para Porta *NAND*.



Fonte: Wikimedia Commons (2020a)

### 2.3.5 Porta NOR

A porta *NOR*, também conhecida como Flecha de Peirce, é um circuito que tem tabela-verdade inversa em comparação à porta *OR*, similar ao que ocorre com a porta *NAND*, cuja expressão é  $Q = \overline{A + B}$ . Apresenta valor de saída verdadeiro apenas para todas as entradas com valor falso.

Charles Peirce demonstrou a completude funcional das portas *NAND* e *NOR* em 1880 em manuscritos que somente foram publicados após a sua morte, em 1933. Henry Sheffer acaba publicando um artigo provando a completude funcional para as mesmas duas portas

em 1913 (SHEFFER, 1913). Por isso, cada um deles acabou sendo reconhecido, tendo seus nomes para designar essas portas.

A tabela-verdade dessa operação está discriminada na Tabela 2.6 e seu símbolo de representação está na Figura 2.5

Tabela 2.6: Tabela-verdade - Porta *NOR*.

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	0

Fonte: Elaborada pelo Autor.

Figura 2.5: Símbolo ANSI para Porta *NOR*.



Fonte: Wikimedia Commons (2021a)

### 2.3.6 Porta *XOR*

A porta *XOR*, chamada também de Ou exclusivo, ou disjunção exclusiva, é um circuito que apresenta valor lógico verdadeiro se, e somente se, os dois valores de entrada forem diferentes, ou seja, um verdadeiro e um falso. Sua expressão é  $Q = \bar{A} \cdot B + A \cdot \bar{B}$ . A tabela-verdade dessa operação está discriminada na Tabela 2.7 e seu símbolo de representação está na Figura 2.6.

Tabela 2.7: Tabela-verdade - Porta *XOR*.

A	B	$\bar{A}$	$\bar{B}$	$\bar{A} \cdot B$	$A \cdot \bar{B}$	Q
0	0	1	1	0	0	0
0	1	1	0	1	0	1
1	0	0	1	0	1	1
1	1	0	0	0	0	0

Fonte: Elaborada pelo Autor.

Figura 2.6: Símbolo ANSI para Porta *XOR*.

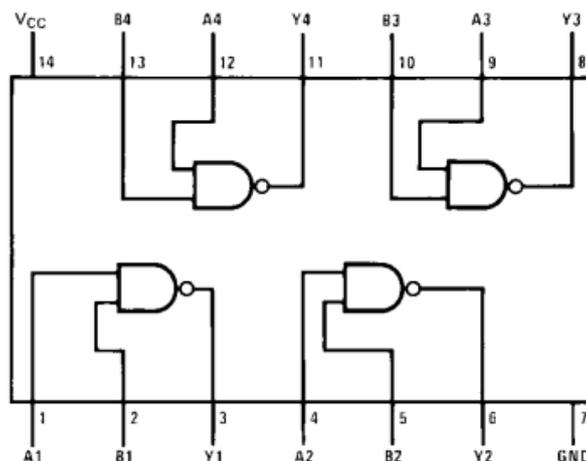


Fonte: Wikimedia Commons (2020c)

### 2.3.7 Porta *XNOR*

A porta *XNOR* é a operação inversa da porta *XOR*, apresentando valor verdadeiro quando suas entradas tem valores iguais (ambos verdadeiros ou ambos falsos). Também é conhecida como função coincidência. Sua expressão é  $Q = A \cdot B + \bar{A} \cdot \bar{B}$ . A tabela-verdade dessa operação está discriminada na Tabela 2.8 e seu símbolo de representação está na Figura 2.7.

Figura 2.8: Diagrama elétrico do CI 7400.



Fonte: Fairchild Semiconductor Corporation (2001).

Tabela 2.8: Tabela-verdade - Porta *XNOR*

A	B	$\bar{A}$	$\bar{B}$	$A \cdot B$	$\bar{A} \cdot \bar{B}$	Q
0	0	1	1	0	1	1
0	1	1	0	0	0	0
1	0	0	1	0	0	0
1	1	0	0	1	0	1

Fonte: Elaborada pelo Autor.

Figura 2.7: Símbolo ANSI para Porta *XNOR*.



Fonte: Wikimedia Commons (2020b)

## 2.4 Circuitos Integrados da Série 7400

A série 7400 de circuitos integrados (CIs) contém um conjunto de chips fabricado pela *Texas Instruments* desde meados de 1960 para uso em eletrônica digital. Popularizou-se pelo baixo custo e praticidade, e por isso outros fabricantes começaram a fabricá-los.

Tem grande importância histórica por ser a primeira família de CIs lógicos de uso amplo, sendo utilizada na construção de computadores nos anos de 1960 a 1970. Circuitos mais modernos se mantiveram compatíveis com a família original, que se tornou um padrão de componentes da indústria eletrônica por mais de 40 anos.

A série tem vários tipos de circuitos integrados, desde portas lógicas com duas, três ou quatro entradas, até outros tipos de circuitos (contadores, memórias, etc)<sup>4</sup>.

O representante principal da Série 7400 é o CI de código SN74LS00<sup>5</sup>, cujo diagrama

<sup>4</sup>Uma lista extensa, mas não exaustiva, pode ser verificada em ([https://en.wikipedia.org/wiki/List\\_of\\_7400-series\\_integrated\\_circuits](https://en.wikipedia.org/wiki/List_of_7400-series_integrated_circuits)), verificado em 9 de junho de 2022.

<sup>5</sup>O catálogo técnico pode ser visualizado em (<https://www.ti.com/lit/ds/symlink/sn74ls00.pdf?ts=>

elétrico está representado na Figura 2.8. Ele contém 4 portas lógicas *NAND*, que conforme explanado na Seção 2.3.4, tem completude funcional. Pela facilidade de ser encontrada no mercado, esse CI será usado como padrão para construção dos kits didáticos propostos no próximo capítulo.

---

1654791110077}, verificado em 9 de junho de 2022.

# Capítulo 3

## Kits didáticos

Neste capítulo é apresentado o produto dessa pesquisa: kits didáticos para auxiliar o professor nas aulas e/ou oficinas, transformando em produto físico e demonstrando o resultado real da abstração apresentada na sala de aula. O kit é composto de um conjunto de blocos, onde cada bloco é um dispositivo físico representando um conectivo lógico e montado com botões ou chaves de comutação e LEDs. São propostos dois tipos de kits diferentes:

- kit de blocos de conectivos individuais e autônomos, detalhados na Seção 3.1, objetivando as aulas expositivas, para o manuseio dos alunos e demonstração pelo professor dos conectivos da lógica matemática;
- kit de blocos interligáveis para construção de argumentos, detalhados na Seção 3.2.

Para cada bloco dos kits é apresentado seu diagrama elétrico. Os diagramas foram montados no programa *Kicad*<sup>1</sup> e seu projeto está no Apêndice A. Para demonstrar o funcionamento dos kits propostos foram realizadas simulações dos circuitos elétricos no programa *Multisim*<sup>2</sup>, cujas imagens de simulação estão no Apêndice B.

Os diagramas apresentados permitem realizar atividades didática, seja de montagem dos próprios blocos pelos professores ou alunos, seja de simulações dos blocos. Também podem ser utilizados nos cursos de formação técnica em atividades para disciplinas da área de eletrônica e sistemas lógicos.

### 3.1 Kit de conectivos

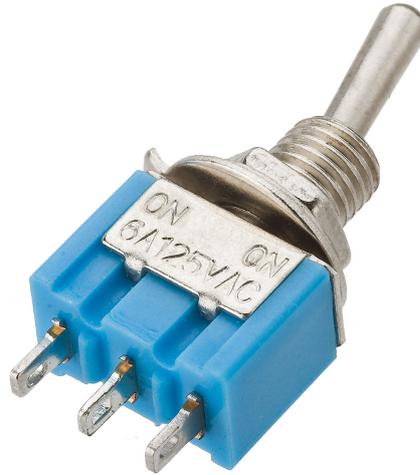
O *kit de conectivos* é um conjunto de blocos individuais e autônomos, sendo que cada bloco tem a função de um conectivo lógico, que são termos cuja função é relacionar as proposições

---

<sup>1</sup>Disponível em: <http://www.kicad.org>, verificado em 12 de agosto de 2022.

<sup>2</sup>Disponível em: <https://www.multisim.com/>, verificado em 12 de agosto de 2022.

Figura 3.1: Chave alavanca de 3 terminais.



Fonte: S&B Importações (2022).

(PILIGRA, 2022). Os conectivos são de negação (não), conjunção (e), disjunção (ou), condicional (se, então), bicondicional (se somente se) e disjunção exclusiva (ou, ou).

Assim, cada bloco é uma caixa dotada de um circuito eletrônico relacionando a configuração do dispositivo de entrada em *Verdadeiro* ou *Falso* e apresentando o resultado de saída também indicando *Verdadeiro* ou *Falso* através de dispositivos luminosos do tipo *LED*.

Os blocos são apresentados nas seções seguintes. Para a confecção de cada um deles são necessários os seguintes componentes eletrônicos:

- bateria como suprimento de energia (a simulação foi feita com uma bateria de 5 Volts, inexistente no mercado, mas 4,5 Volts está na faixa de operação dos dispositivos);
- chave-alavanca de 3 terminais como dispositivo para sintonizar a entrada em verdadeiro ou falso, como o da Figura 3.1;
- circuito integrado SN74LS00, que contém 4 portas lógicas *NAND*, como dispositivo principal para confecção da lógica dos blocos;
- *LEDs* de saída para demonstração do resultado;
- placa de cobre para circuito impresso, para soldagem dos componentes e fios;
- caixa plástica para acomodar todos os elementos, como a caixa Patola PB-080, da Figura 3.2.

Figura 3.2: Caixa Patola PB-080.



Fonte: Patola (2022).

### 3.1.1 Bloco de Negação

O bloco de negação é um bloco que trabalha construindo a operação *NOT*, abordada na Seção 2.3.3, ou seja, manifestando como resultante de saída o oposto do resultado de entrada. Assim, ao colocar um valor de entrada verdadeiro teremos um resultado de saída falso e, alterando o valor de entrada para falso, teremos um resultado de saída verdadeiro.

Para usar a porta lógica *NAND* para construir a função *NOT* conforme dito na Seção 2.4, é necessário interligar eletricamente os seus dois terminais de entrada (*A* e *B* da Figura 2.4), para que ambos recebam o mesmo valor lógico simultaneamente. A Figura 3.3 apresenta a porta *NAND* com seus dois terminais de entrada interligados.

Figura 3.3: Porta *NOT* construída com Porta *NAND*.



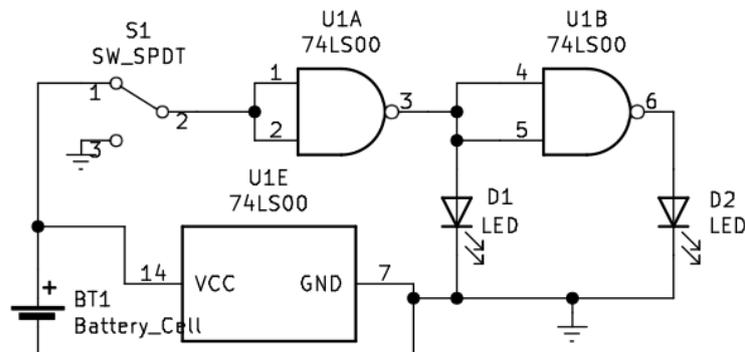
Fonte: Wikimedia Commons (2020e), com modificações pelo Autor.

Analisando a Figura 3.3, observamos que se a entrada *C* for 0, teremos assim que  $A = 0$  e  $B = 0$ , logo a porta *NAND* retornará como saída  $Q = 1$ . Analogamente, no caso em que *C* for 1, teremos  $A = B = 1$ , e a saída pela porta *NAND* será  $Q = 0$ , estando em conformidade com a tabela-verdade da Porta *NOT* apresentada na Tabela 2.4.

O diagrama eletrônico do Bloco de Negação é apresentado na Figura 3.4, e a simulação da eletrônica é apresentada nas Figuras B.1 e B.2 do Apêndice B. Neste bloco, dois *LEDs* serão usados, um na cor vermelha representando o resultado Falso, e um na cor verde, representando o resultado Verdadeiro. O objetivo do circuito elétrico do bloco de negação é acender o LED vermelho (FALSO) caso a entrada tenha valor 1 representando o valor lógico

VERDADEIRO, e acender o *LED* verde (VERDADEIRO), caso o valor de entrada seja 0 (FALSO).

Figura 3.4: Diagrama do bloco de negação.



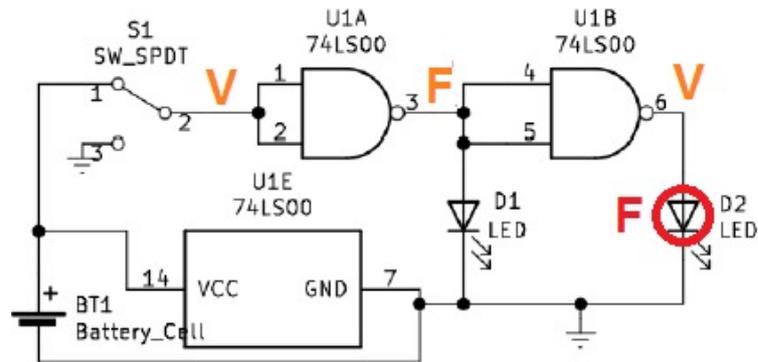
Fonte: Elaborada pelo Autor.

O diagrama tem os seguintes códigos de representação:

- BT1 - bateria;
- S1 - chave-alavanca de 3 terminais como dispositivo para sintonizar a entrada em verdadeiro ou falso;
- D1 - *LED* verde para resultado verdadeiro;
- D2 - *LED* vermelho para resultado falso;
- U1A - primeira porta *NAND* do circuito integrado 74LS00;
- U1B - segunda porta *NAND* do mesmo CI;
- U1E - parte do CI responsável pela alimentação elétrica;
- VCC - tensão de corrente contínua;
- GND - tensão de referência de terra.

Quando o circuito elétrico é acionado, supondo que S1 esteja sintonizado no valor 1, VERDADEIRO (V), então a porta *NAND* U1A apresentará na saída o valor 0, FALSO (F), sendo assim, o *LED* D1 (de cor verde) não acenderá. A porta *NAND* U1B receberá nas suas entradas o mesmo valor 0 da saída de U1A, apresentando em sua saída o valor 1, que acionará o *LED* D2, fazendo com que a luz vermelha se acenda, representando o resultado FALSO, como esperado, como podemos ver no esquema a seguir da Figura 3.5

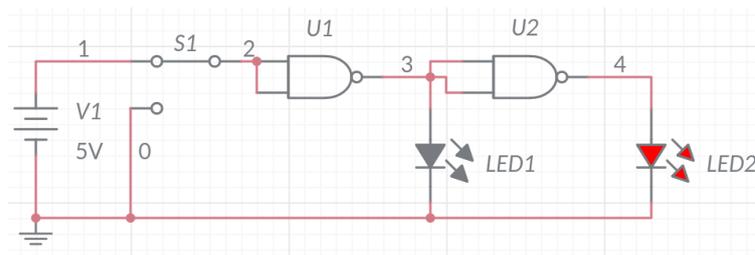
Figura 3.5: Diagrama do bloco de negação - exemplo.



Fonte: Elaborada pelo Autor.

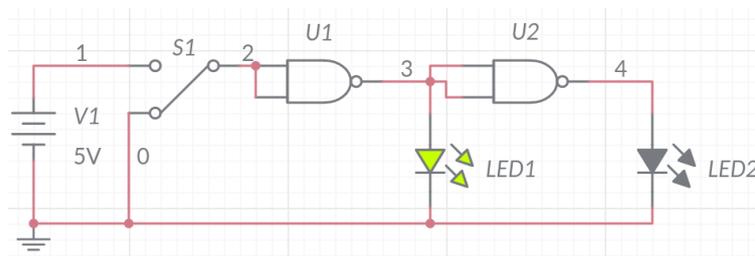
A simulação do circuito elétrico deste caso, com a chave S1 em VERDADEIRO, foi realizada utilizando o programa *Multisim Live*, e apresentada na Figura 3.6 (e também na Figura B.1 do Apêndice B).

Figura 3.6: Simulação do Bloco Negação, chave em Verdadeiro, LED em Falso.



Fonte: Elaborada pelo Autor.

Figura 3.7: Simulação do Bloco Negação, chave em Falso, LED em Verdadeiro.



Fonte: Elaborada pelo Autor.

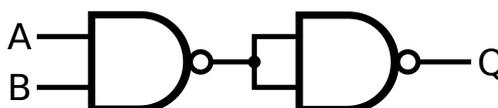
Para a chave S1 sintonizada em FALSO, então a porta *NAND* U1 retornará 1 (VERDADEIRO), sendo assim, o *LED* D1 será energizado fazendo com que a luz verde se acenda, ou seja, apresentando o valor lógico VERDADEIRO ao usuário. A porta *NAND* U2 terá nas suas entradas o valor 1 e na saída o valor 0, não acionando o *LED* D2. A simulação está

apresentada na Figura 3.7 (e também na Figura B.2 do Apêndice B).

### 3.1.2 Bloco de Conjunção

O bloco de conjunção, também chamado de conectivo E (usa-se o símbolo  $\wedge$ ) é um bloco que trabalha construindo a operação *AND*, abordada na Seção 2.3.2, ou seja, apresentando como resultado no LED de saída o valor Verdadeiro caso suas duas entradas sejam verdadeiras.

Figura 3.8: Porta *AND* construída com Porta *NAND*.



Fonte: Wikimedia Commons (2020d)

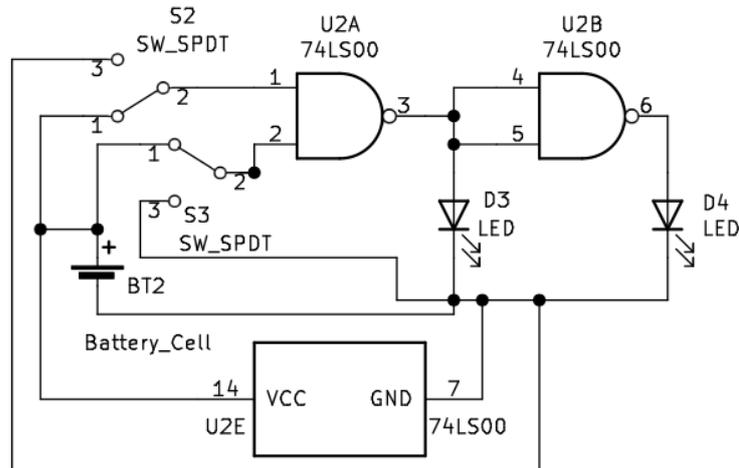
Para usar a porta lógica *NAND* para construir a função *AND*, é necessário utilizar duas portas *NAND*, interligando a saída da primeira nas duas entradas da segunda, de forma que a segunda funcione realizando a função *NOT*. Podemos observar que para a construção apresentada na Figura 2.2, o resultado de saída é o mesmo que da Figura 3.8, conforme tabela-verdade da Tabela 2.3.

Em outras palavras, se  $A = B = 0$  temos que a primeira porta *NAND* retornará valor lógico 1, sendo o mesmo aplicado simultaneamente nas duas entradas da segunda porta *NAND*, apresentando como saída  $Q = 0$ . O mesmo ocorre se  $A = 0$  e  $B = 1$  (ou  $A = 1$  e  $B = 0$ ), pois a saída da primeira porta *NAND* também será 1, resultando em  $Q = 0$ . Por outro lado, se  $A = B = 1$ , então a primeira porta *NAND* terá saída igual a 0, e a segunda igual a 1, o que resulta em  $Q = 1$ .

O diagrama eletrônico do Bloco de Conjunção é representado na Figura 3.9, com os seguintes códigos de representação:

- *BT2* - bateria;
- *S2* e *S3* - chave-alavanca para sintonizar a entrada em verdadeiro ou falso;
- *D3* - *LED* vermelho para resultado falso;
- *D4* - *LED* verde para resultado verdadeiro;
- *U2A* - primeira porta *NAND* do circuito integrado 74LS00;
- *U2B* - segunda porta *NAND* do mesmo CI;
- *U2E* - parte do CI responsável pela alimentação elétrica;

Figura 3.9: Diagrama do bloco da conjunção.

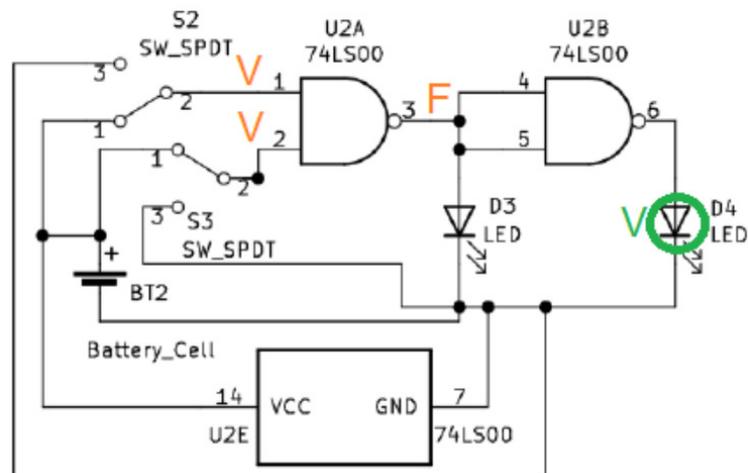


Fonte: Elaborada pelo Autor.

- VCC - tensão de corrente contínua;
- GND - tensão de referência de terra.

Para exemplificar o funcionamento do circuito, consideremos as chaves S2 e S3 sintonizadas no valor lógico VERDADEIRO. Nesse caso a porta *NAND* U2A retornará FALSO e o *LED* D3 (vermelho) não acenderá. Como as entradas da porta *NAND* U2B estarão em FALSO, a saída terá o valor VERDADEIRO, acendendo o *LED* D4 (verde), indicando que o resultado do bloco de conjunção com essa configuração é VERDADEIRO, como ilustrado na Figura 3.10.

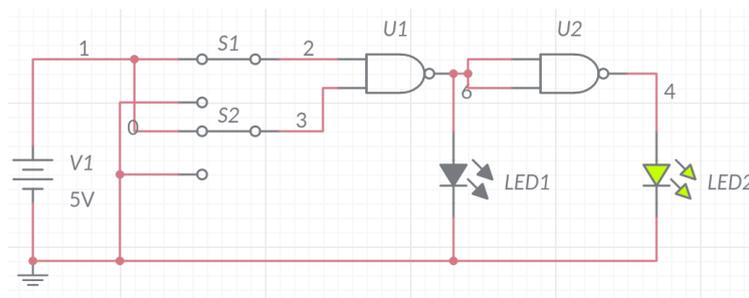
Figura 3.10: Diagrama do bloco da conjunção - exemplo



Fonte: Elaborada pelo Autor.

A simulação do circuito elétrico do Bloco de Conjunção quando as chaves S1 e S2 estão na posição VERDADEIRO foi realizada usando o programa *Multisim Live* e é apresentada na Figura 3.11 (e também na Figura B.3 do Apêndice B).

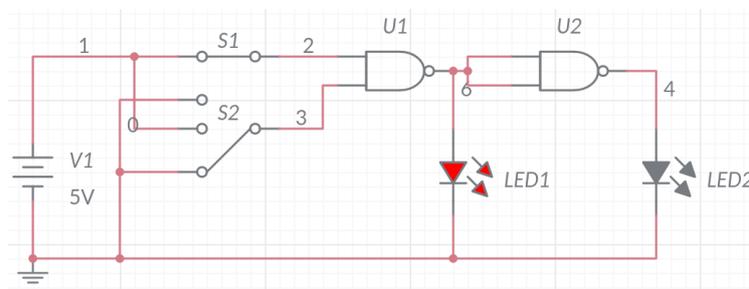
Figura 3.11: Simulação do Bloco Conjunção, S1 e S2 em Verdadeiro, LED em Verdadeiro.



Fonte: Elaborada pelo Autor.

Foi feita também a simulação do Bloco Conjunção quando S1 está em posição de VERDADEIRO e S2 na posição FALSO (como na Figura 3.12). Neste caso, a porta *NAND* U1 retornará VERDADEIRO, logo o *LED* D3 (vermelho) acenderá, indicando o resultado FALSO. Convém observar que o resultado de saída da porta *NAND* U2 é FALSO, o que não acenderá o *LED* D4.

Figura 3.12: Simulação do Bloco Conjunção, S1 em Verdadeiro, S2 em Falso, LED em Falso.



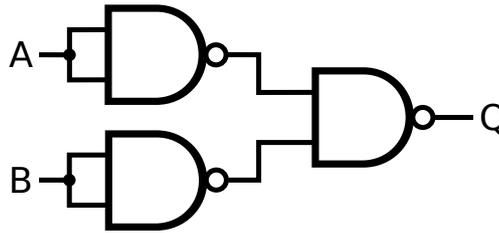
Fonte: Elaborada pelo Autor.

Os casos quando S1 está em FALSO e S2 em VERDADEIRO e S1 e S2 ambas em FALSO também foram simulados e estão ilustrados, respectivamente, nas Figuras B.5 e B.6 do Apêndice B. As simulações realizadas apresentam resultados conforme a tabela-verdade da Tabela 2.3, como esperado.

### 3.1.3 Bloco de Disjunção

O bloco de disjunção, também chamado de conectivo *OU* (usa-se o símbolo  $\vee$ ), é um bloco que trabalha construindo a operação *OR*, abordada na Seção 2.3.1, ou seja, apresentando como resultado no LED de saída o valor Falso caso suas duas entradas sejam falsas.

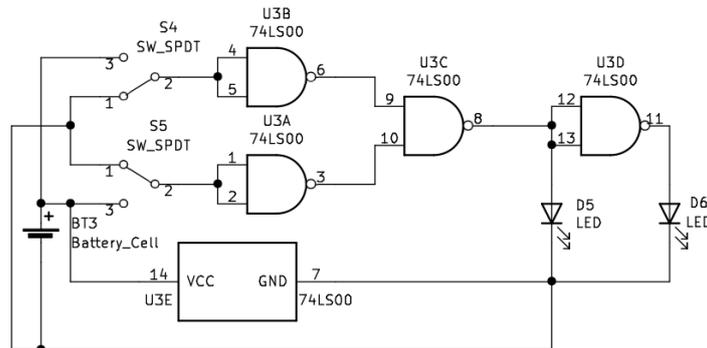
Figura 3.13: Porta *OR* construída com Porta *NAND*.



Fonte: Wikimedia Commons (2020f)

A porta lógica *NAND* pode ser usada para construir a função *OR*, utilizando três portas *NAND*, conforme especificado na Figura 3.13. Duas chaves-alavanca serão usadas para sintonizar os valores de referência de entrada, em Verdadeiro ou Falso, que terão seu valor lógico invertido nas duas primeiras portas *NAND*, que terão suas saídas como entradas da terceira porta *NAND*. A saída será representada também por dois LEDs, da mesma forma que explicado na Seção 3.1.2. A simulação do diagrama elétrico de referência é apresentada nas Figuras B.7, B.8, B.9 e B.10 do Apêndice B.

Figura 3.14: Diagrama do bloco da disjunção.



Fonte: Elaborada pelo Autor.

### 3.1.4 Bloco de Condicional

O bloco de condicional, às vezes referido como implicação lógica, é um bloco que não tem função booleana direta, devendo ser construído a partir da equivalência lógica  $(a \rightarrow b) \equiv (\bar{a} \vee b)$ . Para se obter o resultado usando portas lógicas, serão necessárias uma operação *NOT* e uma *OR*, obtendo o resultado falso quando a entrada *a* for Verdadeira e *b* for Falsa. A tabela-verdade do condicional é apresentada na Tabela 3.1.

Para construirmos a função  $\bar{a} \vee b$ , a porta *NOT* é realizada como na Figura 3.3, e a porta *OR* como na Figura 3.13, mas pode-se observar que a porta *OR* tem uma porta *NAND* na

Tabela 3.1: Tabela-verdade - condicional.

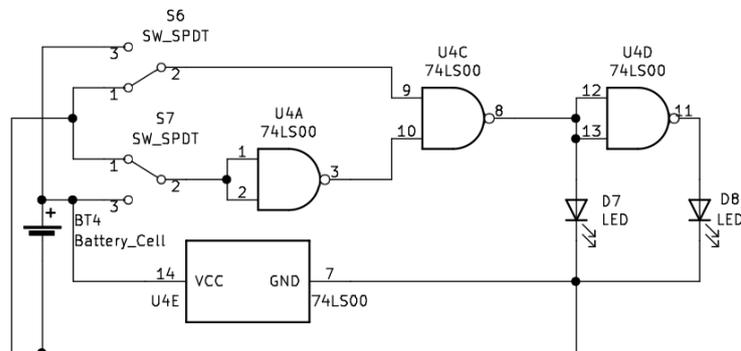
a	b	$(a \rightarrow b)$
V	V	V
V	F	F
F	V	V
F	F	V

Fonte: Elaborada pelo Autor.

sua primeira entrada realizando a função de porta *NOT*. O sinal lógico da entrada *a* está sendo invertido duas vezes sem outra função no circuito eletrônico, podendo as duas portas serem suprimidas.

A simplificação de circuito é bastante realizada na construção de circuitos eletrônicos mais complexos, pois traz redução de custos, aumento de velocidade e redução no consumo energético. O diagrama está na Figura 3.15, usando as sentenças *S6* como antecedente e *S7* como consequente. A simulação do diagrama eletrônico completo de referência é apresentada nas Figuras B.14, B.13, B.12 e B.11 do Apêndice B, usando as sentenças *S1* como antecedente e *S2* como consequente.

Figura 3.15: Diagrama do bloco de condicional.



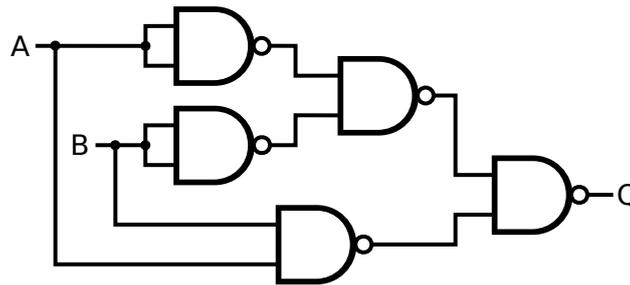
Fonte: Elaborada pelo Autor.

### 3.1.5 Bloco do Bicondicional

O bloco de bicondicional, conhecido como “se somente se”, é um bloco que faz a operação *XNOR*, abordada na Seção 2.3.7, ou seja, apresentando resultado verdadeiro para duas entradas de mesmo valor lógico, ambas verdadeiras ou ambas falsas. A construção lógica está na Figura 3.16.

Para o diagrama elétrico, duas chaves-alavanca serão usadas para sintonizar os valores

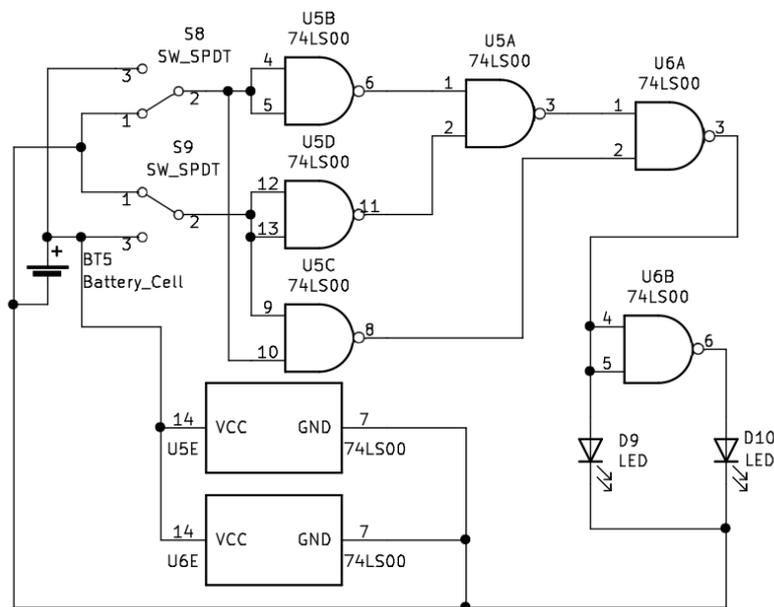
Figura 3.16: Porta *XNOR* construída com Porta *NAND*.



Fonte: Wikimedia Commons (2020g)

de referência de entrada em Verdadeiro ou Falso, conforme Figura 3.17. A simulação do diagrama eletrônico de referência é apresentada nas Figuras B.15, B.16, B.17 e B.18 do Apêndice B.

Figura 3.17: Diagrama do bloco de bicondicional.

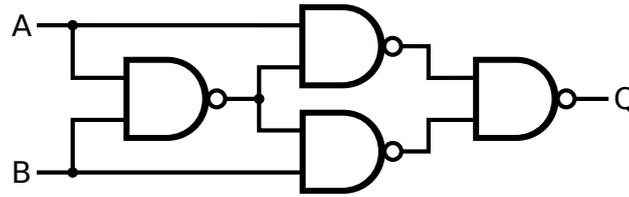


Fonte: Elaborada pelo Autor.

### 3.1.6 Bloco da Disjunção Exclusiva

O bloco da disjunção exclusiva, conhecido também como “ou exclusivo”, é um bloco que faz a operação *XOR*, abordada na Seção 2.3.6, ou seja, apresentando resultado falso para duas entradas de mesmo valor lógico, ambas verdadeiras ou ambas falsas. O arranjo de portas *NAND* que faz a função *XOR* está representado na Figura 3.18

Figura 3.18: Porta *XOR* construída com Porta *NAND*.



Fonte: Wikimedia Commons (2020h)

O diagrama segue o mesmo modelo do Bloco do Bicondicional da Figura 3.17, com a diferença da posição dos *LEDs*, colocando um *LED* verde onde haveria um vermelho, e um *LED* vermelho onde haveria um verde. A simulação do diagrama elétrico de referência é apresentada nas Figuras B.19, B.20, B.21 e B.22 do Apêndice B.

## 3.2 Kit para construção de argumentos

A função desse kit é servir como elemento didático para gerar sentenças (proposições) compostas, atuando como auxiliar na geração e verificação de argumentos ou tabelas-verdade. Objetiva-se que o aluno consiga avaliar uma sentença composta como  $[(A \vee B) \wedge \sim A] \rightarrow B$  e, por meio do kit em questão, desenvolva a tabela-verdade e descubra que se trata de uma tautologia. Uma outra proposta seria desvendar a sentença de um arranjo pré-estabelecido pelo professor.

O kit é composto pelos mesmos blocos da Seção 3.1, acrescido de blocos de entrada, conexão e resultado, além dos cabos necessários para conectá-los.

### 3.2.1 Bloco de entrada

O bloco de entrada é um conjunto eletrônico que tenha terminais de saída sintonizáveis com valor lógico Verdadeiro ou Falso. Ele deve conter minimamente:

- bateria para alimentação do sinal lógico (4,5 volts);
- chave-alavanca de 3 terminais como dispositivo de seleção da entrada a ser utilizada;
- conector soquete de saída fêmea 4mm, tipo banana, representado na 3.19;
- caixa plástica para acomodar o circuito e as conexões.

A proposta do bloco de entrada desse estudo conterà 4 terminais de saída (conforme o diagrama da Figura 3.20, *J1*, *J2*, *J3* e *J4*) com suas respectivas chaves de seleção e

Figura 3.19: Conector soquete 4mm fêmea, tipo banana.



Fonte: Mercado Livre (2022b)

conectores, um *LED* de sinalização para indicar que o equipamento está ligado ou desligado, e um terminal de referência 0V para todos os equipamentos. O diagrama está ilustrado na Figura 3.20.

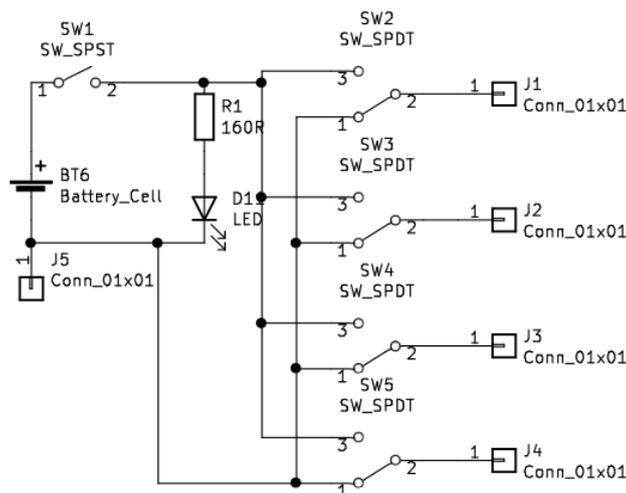
Um exemplo de uso do bloco: supondo que desejamos montar a tabela-verdade do argumento  $(P \rightarrow Q) \wedge R$ , identificamos imediatamente que ele possui três proposições ( $P$ ,  $Q$  e  $R$ ). Cada proposição deve estar relacionada a um terminal de saída do bloco de entrada (J1, J2, J3 e J4), assim precisaremos eleger cada uma dessas relações. Vamos definir  $P = J1$ ,  $Q = J2$  e  $R = J3$ , deixando a saída J4 sem uso.

### 3.2.2 Blocos de conectivos

Os blocos de conectivos são iguais aos apresentados na Seção 3.1, com diferença nos conectores de entrada e resultados, ficando da seguinte forma:

- não possuem chaves-alavanca na entrada, mas conectores fêmea iguais aos da Figura 3.19. As entradas são configuradas no bloco de entrada da Seção 3.2.1;
- não possuem LEDs de saída, mas conectores fêmea como os do item anterior. As saídas são verificadas no bloco de resultado.

Figura 3.20: Diagrama do bloco de entrada.



Fonte: Elaborada pelo Autor.

Um exemplo: continuando o estudo do argumento da Seção 3.2.1,  $(P \rightarrow Q) \wedge R$ . O argumento tem dois conectivos, condicional, representado pelo símbolo “ $\rightarrow$ ”, e conjunção, representado pelo símbolo “ $\wedge$ ”. Para montar com o kit um arranjo que possibilite obter a tabela-verdade do argumento, vamos precisar utilizar os blocos de conectivos apropriados, portanto o bloco de conjunção e o bloco de condicional. Eles serão conectados ao bloco de entrada e entre si por meio de cabos elétricos apropriados.

### 3.2.3 Bloco de resultado

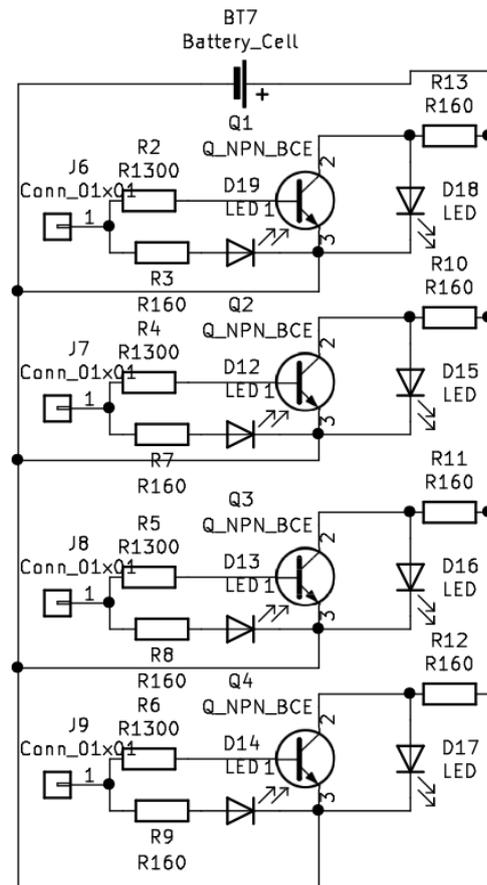
O bloco de resultado é a parte do kit que apresenta o resultado final baseado nas entradas e nas ligações delas aos conectivos pertinentes. Para cada argumento analisado (resposta desejada), serão utilizados dois *LEDs*, um na cor vermelha, indicando resultado Falso, e um na cor verde, indicando resultado Verdadeiro. A sugestão para o kit é que ele tenha 4 posições de resultado (W, X, Y e Z), possibilitando fazer análises parciais dos argumentos.

O bloco apresenta uma construção diferente do que foi apresentada até o momento, sem portas lógicas. Dessa forma, foi feito um circuito eletrônico usando transistores, resistores e oito *LEDs* para apresentar os resultados esperados. A simulação do bloco conceitual está nas Figuras B.23 e B.24, e o diagrama está na Figura 3.21.

Um exemplo: retomando a análise do argumento da Seção 3.2.1,  $(P \rightarrow Q) \wedge R$ . Vamos precisar dos seguintes blocos:

- um bloco de entradas (vamos usar somente as saídas  $P = J1$ ,  $Q = J2$  e  $R = J3$ , deixando a saída  $S = J4$  sem uso);

Figura 3.21: Diagrama do bloco de resultado.



Fonte: Elaborada pelo Autor.

- um bloco de condicional, usando a entrada “C1” como antecedente e entrada “C2” como consequente;
- um bloco de conjunção;
- um bloco de resultados, usando uma saída para analisar o resultado final.

Para a conexão dos blocos, usaremos cabos contendo conectores soquete tipo banana macho, como os da Figura 3.22. Eles serão responsáveis por conectar os sinais elétricos de um bloco ao outro.

Para a montagem, será feita inicialmente a montagem de  $(P \rightarrow Q)$ . Conectaremos um cabo da saída  $P$  do bloco de entradas à entrada C1 do bloco de condicional, e um segundo cabo da saída  $Q$  à entrada C2 do bloco de condicional. O resultado dessa operação estará na saída do bloco condicional.

Um terceiro cabo conectará a saída do condicional a uma das entradas do bloco de

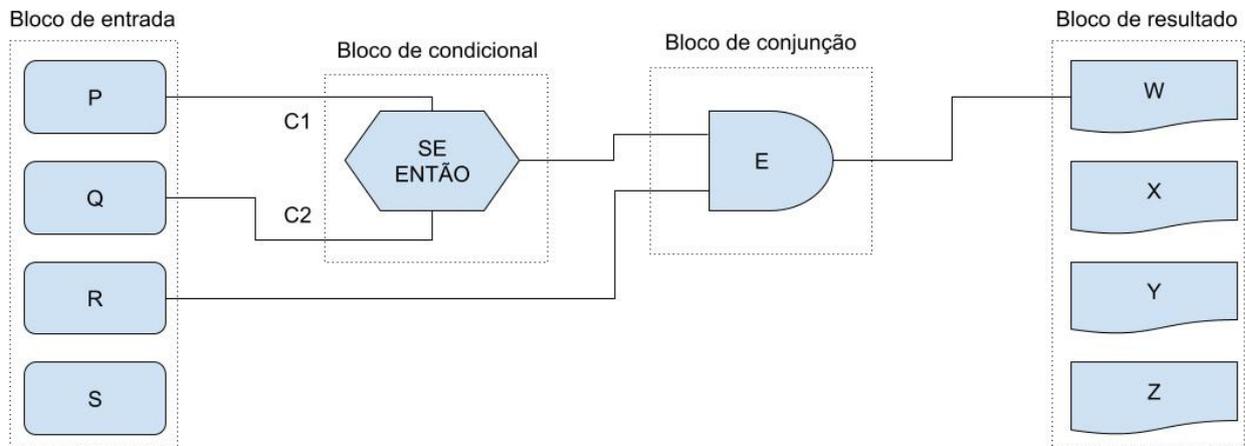
Figura 3.22: Conector soquete 4mm macho, tipo banana.



Fonte: Mercado Livre (2022a)

conjunção, e um outro conectará a entrada  $R$  à segunda entrada do bloco de conjunção. Por fim, um cabo conectará a saída da conjunção ao bloco de resultados, estando finalizada a montagem do argumento. Os blocos e suas conexões estão representados na Figura 3.23.

Figura 3.23: Diagrama do argumento  $(P \rightarrow Q) \wedge R$ .



Fonte: Elaborada pelo Autor.

Para construir a tabela-verdade, vamos usar as chaves-alavanca do bloco de entrada para variar os valores de entrada de cada proposição entre verdadeiro e falso, e colher os resultados dos LEDs do bloco de resultados, sendo verde para verdadeiro e vermelho para falso. Isso construirá a tabela-verdade da Tabela 3.2.

Tabela 3.2: Tabela-verdade -  $(P \rightarrow Q) \wedge R$ .

P	Q	$P \rightarrow Q$	R	$(P \rightarrow Q) \wedge R$
V	V	V	V	V
V	V	V	F	F
V	F	F	V	F
V	F	F	F	F
F	V	V	V	V
F	V	V	F	F
F	F	V	V	V
F	F	V	F	F

Fonte: Elaborada pelo Autor.

### 3.3 Montagem de protótipo

Inicialmente planejava-se montar os blocos do kit de conectivos para poder analisar a viabilidade de uso deles em sala de aula, bem como avaliar o esforço de montagem e durabilidade dos componentes utilizados. Tal fato, no entanto, não foi possível e a prototipagem se realizou apenas em parte.

Foi feito um protótipo inicial do bloco de negação em matriz de contatos e posteriormente montado numa placa de fenolite, a um custo total de R\$ 57,40, com a compra de componentes no mercado local, conforme Tabela 3.3.

Tabela 3.3: Componentes e valores

Materiais	Valores
Placa de fenolite 10x10	R\$ 11,00
2 chaves mini 2 posições	R\$ 6,00
Circuito Integrado 7400	R\$ 5,00
Suporte de 4 pilhas quadrado	R\$ 4,00
Suporte para circuito integrado 14 pinos	R\$ 1,00
2 LEDs	R\$ 0,40
3 pilhas alcalinas	R\$ 15,00
Caixa tipo Patola	R\$ 15,00

Fonte: Elaborada pelo Autor.

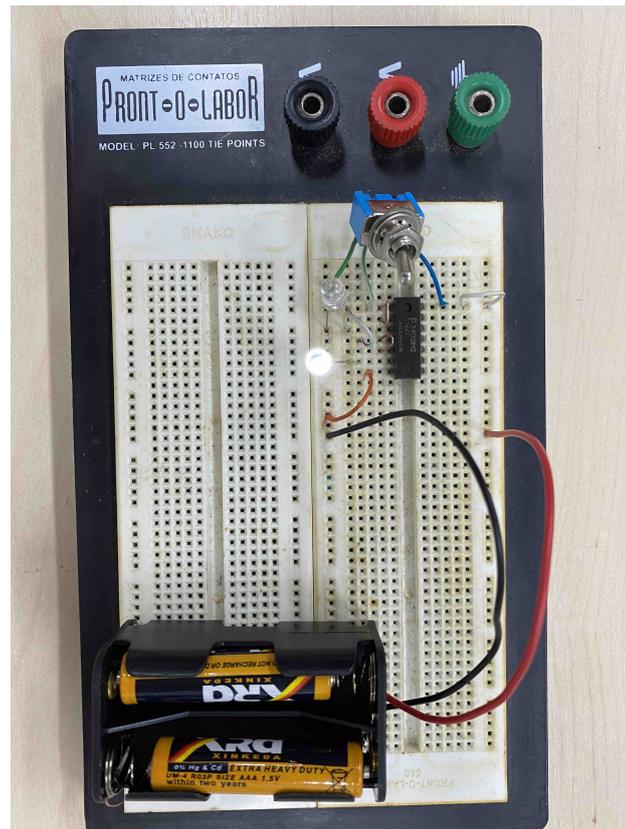
Foram utilizados também os seguintes materiais que não geraram custo para a montagem pois foram comprados a muito tempo e tem duração elevada, ou foram materiais reaproveitados:

- placa de matriz de contatos (*Protoboard*);
- fios elétricos para conexão;

- ferro de solda para componentes eletrônicos;
- solda de estanho.

Algumas imagens do processo de confecção do protótipo são apresentadas nas Imagens 3.24, 3.25, 3.26, 3.27 e 3.28. O aspecto final do bloco de negação é apresentado nas Figuras 3.29 e 3.30.

Figura 3.24: Protótipo do bloco de negação em placa de matriz de contatos



Fonte: Elaborada pelo Autor.

Figura 3.25: Soldagem em placa de fenolite.



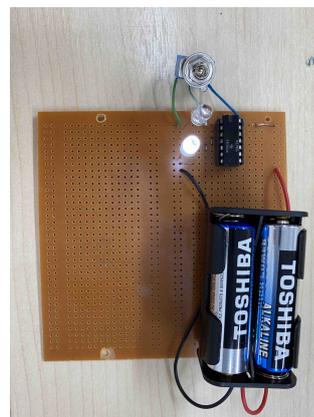
Fonte: Elaborada pelo Autor.

Figura 3.26: Montagem dos componentes na caixa.



Fonte: Elaborada pelo Autor.

Figura 3.27: Bloco de negação em teste.



Fonte: Elaborada pelo Autor.

Figura 3.28: Bloco de negação montado.



Fonte: Elaborada pelo Autor.

### 3.4 Exemplos de uso dos kits

Algumas possibilidades de uso dos kits são:

- apresentação dos conectivos, conforme sequência didática do professor;
- consolidação do conhecimento pelos próprios estudantes;
- eventos de divulgação da matemática (oficinas e feiras);
- atividades extra-curriculares;
- pesquisa em lógica-matemática;
- auxílio onde a lógica-simbólica seja necessária, como no ensino da física, da filosofia, da eletrônica digital, da informática, entre outros.

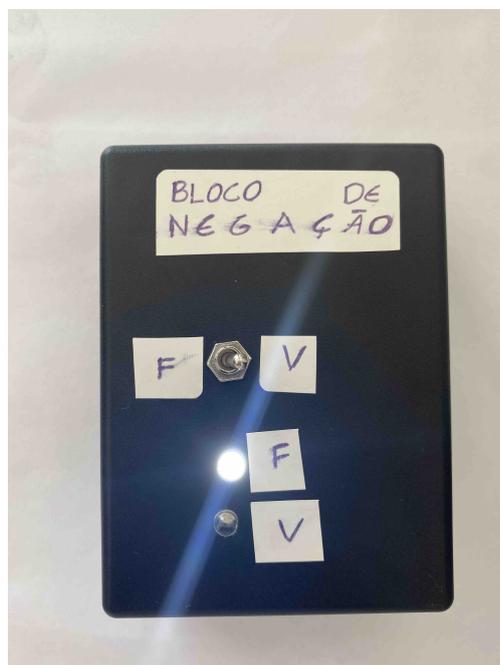
Nas seções a seguir são apresentadas dois planos de aulas com utilização dos kits. Foi utilizado como modelo os planos da sequência didática de Nunes (2021, p. 60-62).

Figura 3.29: Protótipo do bloco de negação, entrada em Falso, saída em Verdadeiro.



Fonte: Elaborada pelo Autor.

Figura 3.30: Protótipo do bloco de negação, entrada em Verdadeiro, saída em Falso.



Fonte: Elaborada pelo Autor.

### 3.4.1 Aula expositiva - operações lógicas

Esse plano de aula é uma sugestão baseada na proposta de França (2021, p. 54). Para essa proposta, assume-se que o professor já possua pelo menos o kit de conectivos individuais, bem como que já tenha sido previamente abordado as noções de argumento, premissa, proposição, conectivo e conclusão e as regras fundamentais do pensamento válido (princípio da identidade, princípio da não contradição e princípio do terceiro excluído) (JENSKE, 2015).

**Conteúdo:** Conectivos lógicos.

**Duração:** 2 aulas (100 minutos).

**Objeto do conhecimento:** Conectivos Conjunção (E,  $\wedge$ ) e Negação (Não,  $\sim$ ).

**Habilidade:** Formalização pelo reconhecimento de sentenças ou argumentos, usando símbolos.

**Objetivo:** Utilizar os conectivos em proposições para construção de tabelas-verdade de argumentos.

**Recursos:** Quadro branco, pincel, apagador e kit de conectivos individuais.

**Desenvolvimento:**

- Iniciar a aula trazendo algumas frases com o conectivo conjunção (Ex.: Carlos é pedreiro e João é engenheiro), questionando aos alunos quais as proposições e qual o conectivo.
- Registrar no quadro à medida que os alunos forem identificando as proposições, substituindo por letras (Ex: A=Carlos é pedreiro; B=João é engenheiro). Registrar também o conectivo E (Ex: A e B).
- Apresentar o conectivo conjunção formalizado e os símbolos  $\wedge$  e &.
- Pedir para os alunos sugerirem alguns exemplos e demonstrarem a formalização.
- Apresentar a tabela-verdade do conectivo conjunção.

– Exemplificar:

\* p:  $1 + 1 = 2$

\* q:  $2 + 2 = 5$

p	q	r
F	F	F
F	V	F
V	F	F
V	V	V

- Construir a tabela-verdade:
- Mostrar pela tabela-verdade que  $p \wedge q = F$

- Apresentar o bloco de conjunção do kit e mostrar a validade dos resultados da tabela-verdade acima.
- Trazer algumas proposições para estudar o conectivo negação (Ex.: Eu adoro lógica; negação: eu não adoro lógica).
- Pedir aos alunos, arbitrariamente, para ditar proposições e suas negações e registrar no quadro, substituindo por letras.
- Apresentar o conectivo negação pelo processo da formalização e seus símbolos (proposição “p”, negação “não p” ( $\bar{p}$ ,  $\sim p$ )).
  - p: eu adoro lógica;
  - $\bar{p}$ ,  $\sim p$ : eu não adoro lógica;

p	$Q = \bar{p}$
F	V
V	F

- Construir a Tabela-verdade:

- Apresentar o bloco de negação do kit e mostrar a validade dos resultados da tabela-verdade acima.
- Deixar livres os alunos para verificar as tabelas-verdade dos exemplos que eles mesmos propuseram, inclusive por manipulação dos blocos do kit.
- Avaliar a capacidade de abstração com atividade em dupla: cada componente faz uma proposição, escolhe-se uma das proposições ao acaso para fazer a negação, e constrói-se a tabela verdade ( $p \wedge \sim q$ ).

### 3.4.2 Estudos de argumentos

Para essa proposta é necessário o kit para construção de argumentos, e considerou-se que os conectivos já foram previamente apresentados em sala de aula e o aluno pode explorar minimamente o kit de conectivos individuais. O kit pode ser montado com os projetos do

Apêndice A. Esse estudo pode ser base para realizar prova de argumento e apresentar regras de inferência.

**Conteúdo:** Estudo de argumento.

**Duração:** 2 aulas (100 minutos).

**Objeto do conhecimento:** Construção de argumentos.

**Habilidade:** Identificar a relação entre os blocos e os símbolos.

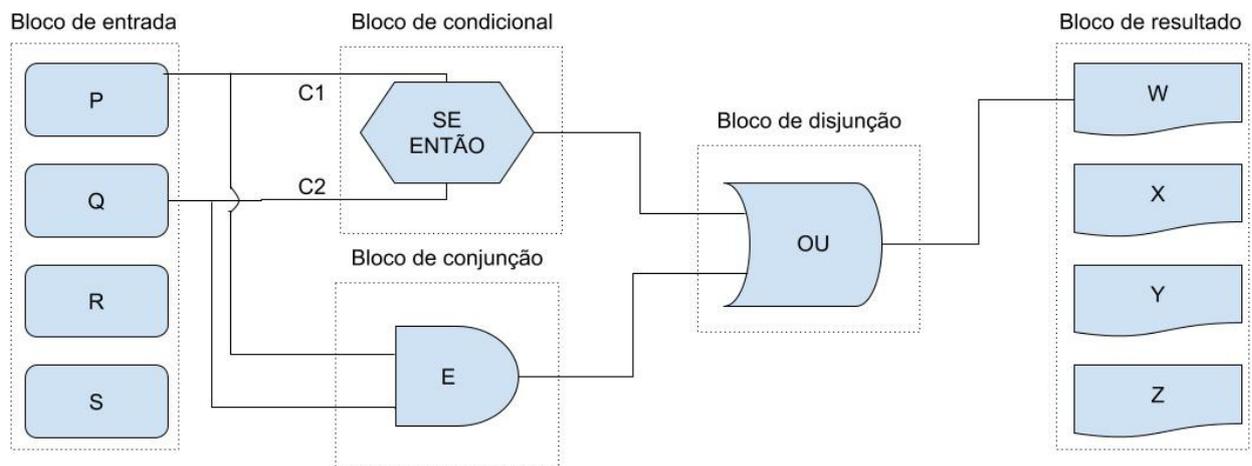
**Objetivo:** Utilizar os blocos de conectivos, de entrada e de resultado para compor um argumento, de forma a gerar a tabela-verdade.

**Recursos:** Datashow, computador, slides e alguns exemplares do kit para construção de argumentos.

**Desenvolvimento:**

- Iniciar a aula apresentando o kit para construção de argumentos e como funciona. Apresentar um exemplo de ligação dos blocos (Ex.:  $(P \vee Q) \wedge (R \rightarrow S)$ ), mostrando seu passo a passo em slides, e depois em meio físico.
- Formar grupos de até 5 alunos para construção dos argumentos:
  - $P \vee Q$ ;
  - $\sim P \vee Q$ ;
  - $R \rightarrow S$ , e verificar se identifica a equivalência com o anterior;
  - $(P \rightarrow Q) \wedge R$ .
- Exercício em sala de aula: montar fisicamente o diagrama da Imagem 3.31, extrair a tabela-verdade e o argumento lógico  $((P \rightarrow Q) \vee (P \wedge Q))$ .

Figura 3.31: Diagrama do exercício da Seção 3.4.2



Fonte: Elaborada pelo Autor.

# Considerações Finais

O objetivo desse estudo foi de desenvolver uma proposta de construção de kits didáticos para a facilitação da aprendizagem no ensino da lógica matemática, conteúdo importante para o desenvolvimento das habilidades do raciocínio crítico nos alunos do Ensino Fundamental e Médio. Além disso, o uso desses kits em sala de aulas, em oficinas ou feiras de ciências também contribui para a educação multidisciplinar, de forma que os estudantes compreendam mais sobre a lógica, utilizando ferramentas concretas envolvendo circuitos elétricos.

Para atingir esse objetivo, utilizou-se de elementos da lógica simbólica, álgebra booliana, circuitos elétricos e eletrônica. São propostos dois kits, o primeiro intencionado a participar de aulas expositivas, para uso principalmente pelo professor, e o segundo para manuseio e montagem pelos estudantes, para desenvolvimento de argumentos.

A pesquisa resultou numa proposta de produto educacional visando auxiliar o professor na apresentação dos conteúdos da lógica matemática e no entendimento desse conteúdo pelo estudante. Traz também o projeto elétrico dos kits e informações sobre os elementos que permitem a montagem dos blocos que os compõem (componentes eletrônicos, diagrama do circuito elétrico e desenho da placa de circuito impresso).

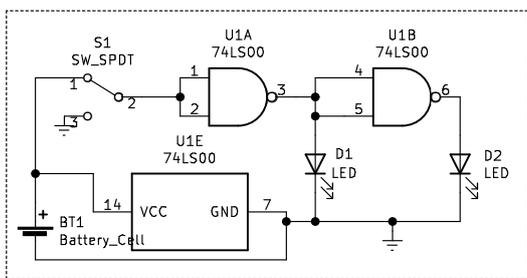
Pode ser necessário fornecer algum treinamento inicial ao professor, sobretudo na parte de montagem do argumento usando o kit para construção de argumentos. Vídeos de exemplos dessas montagens podem ser fornecidos. Convém também lembrar que a facilidade de montagem pode variar com a experiência da pessoa, podendo se apresentar mais ou menos difícil, sobretudo na parte de soldagem. Apesar dos kits não terem sido montados em sua totalidade, a prototipagem não deve apresentar problemas.

Como sugestão de desenvolvimento futuro, fica, principalmente, a avaliação dos resultados de uso dos kits sugeridos em sala de aula, em cada uma das vertentes possíveis de trabalho com eles, seja na matemática, na filosofia ou em laboratórios de eletrônica. Outra proposta seria fazer propostas didáticas mais detalhadas dos conteúdos da lógica matemática usando os kits. Caso se deseje fazer um conjunto de kits para oferecimento às escolas, sugere-se analisar a simplificação dos circuitos eletrônicos e análise econômica da proposta.

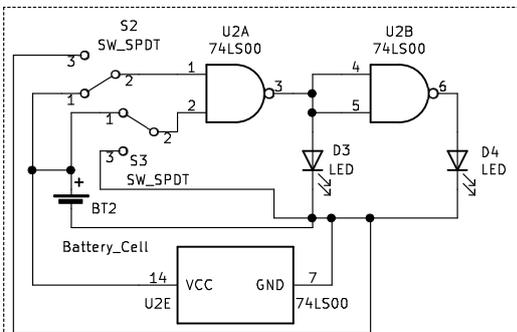
# Apêndice A

## Projeto das placas de circuito impresso dos Kits

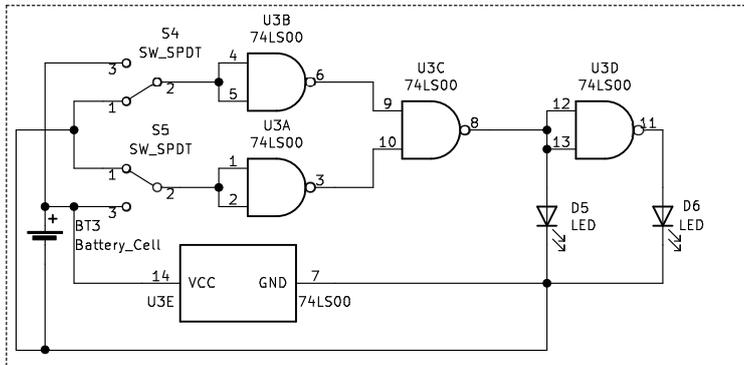
Nesse Apêndice serão apresentados os diagramas e *layouts* das placas de circuito impresso para os blocos dos kits, que foram desenhados no programa *Kicad*, disponível em: <http://www.kicad.org>, verificado em 12 de agosto de 2022.



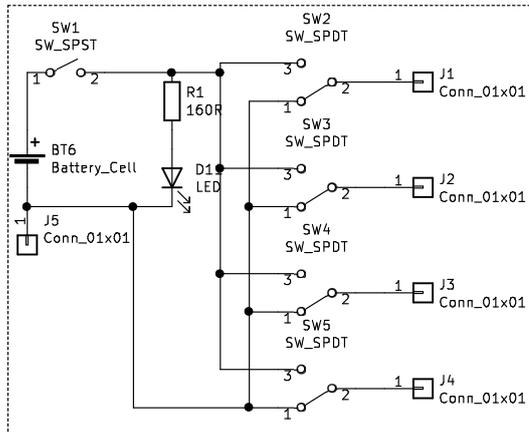
Bloco Negação



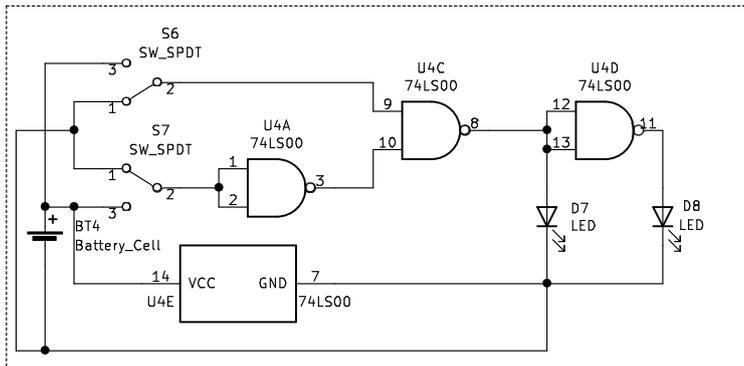
Bloco Conjunção



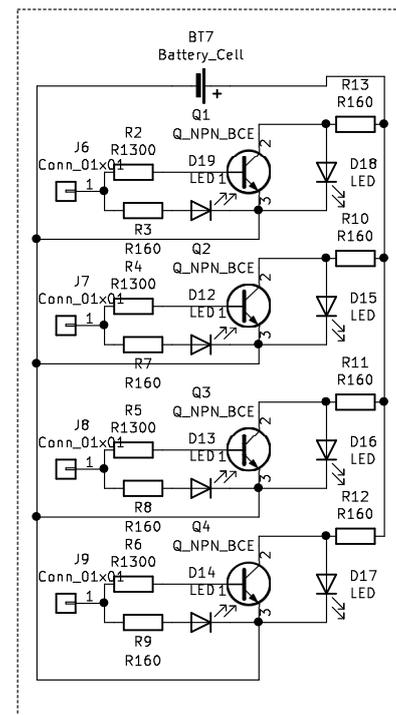
Bloco Disjunção



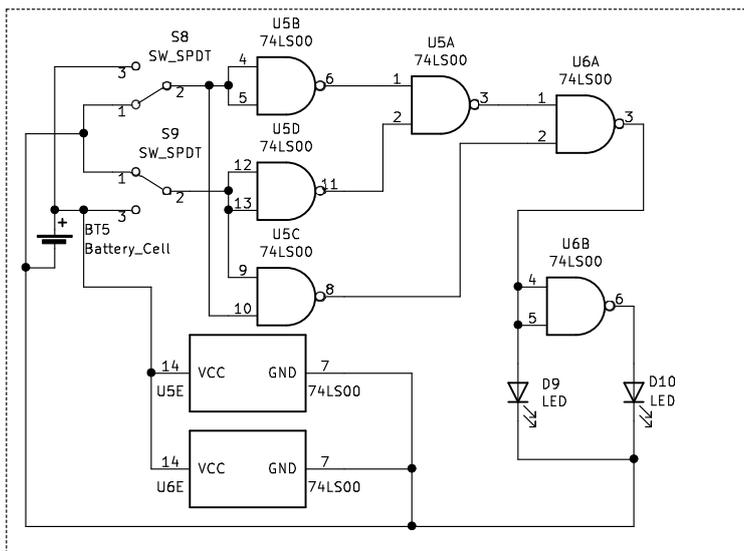
Bloco de entrada



Bloco Condicional



Bloco de resultado



Bloco Bicondicional e disjunção exclusiva

UNIVERSIDADE ESTADUAL DE SANTA CRUZ  
 DEPARTAMENTO DE CIÊNCIAS EXATAS E TECNOLÓGICAS – DCET  
 COLEGIADO DO MESTRADO PROFISSIONAL EM MATEMÁTICA – PROFMAT  
 Apêndice – Dissertação de Mestrado

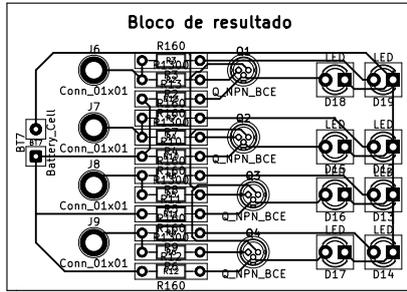
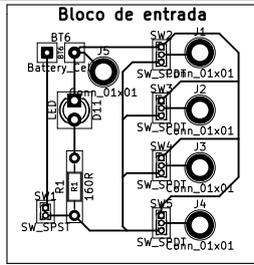
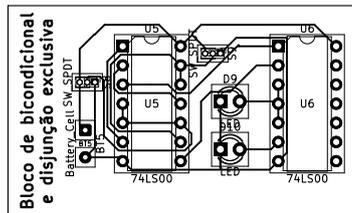
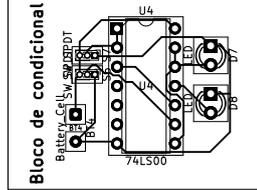
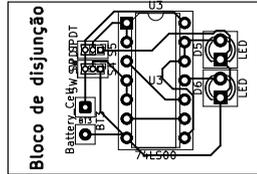
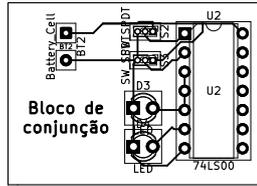
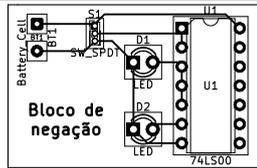
**Simon Rebouças Delabie**

Sheet: /  
 File: tcc.sch

**Title: Esquemático – Kit de conectivos**

Size: A4 Date: 2022-07-31  
 KiCad E.D.A. kicad 5.1.9+dfsg1-1

**Rev: R00**  
 Id: 1/1



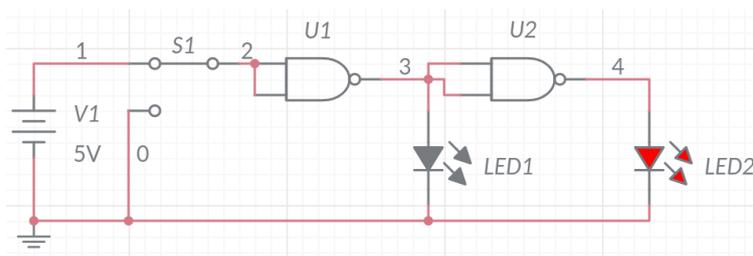
UNIVERSIDADE ESTADUAL DE SANTA CRUZ DEPARTAMENTO DE CIENCIAS EXATAS E TECNOL O GICAS – DCET MESTRADO PROFISSIONAL EM MATEMATICA – PROFMAT Apêndice – Dissertação de Mestrado <b>Simon Rebouças Delabie</b>		
Sheet: File: tcc.kicad_pcb		
<b>Title: Placas de Circuito Impresso – Kit de conectivos</b>		
Size: A4	Date: 2022-07-31	Rev: R00
KiCad E.D.A. kicad 5.1.9+dfsg1-1		Id: 1/1

# Apêndice B

## Imagens de simulação

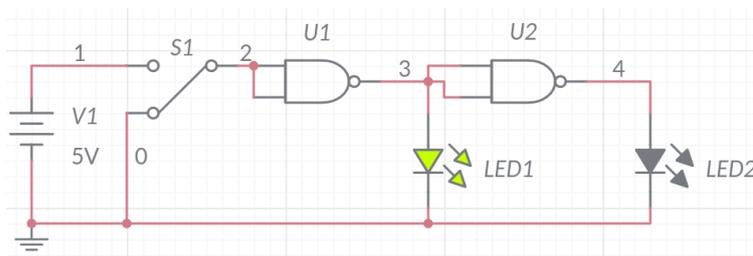
Foram feitas simulações dos circuitos elétricos sugeridos para os blocos para demonstrar sua funcionalidade. As imagens apresentadas na sequência são do programa *Multisim Live*, disponível em <https://www.multisim.com/>, acessado em 31 de julho de 2022.

Figura B.1: Simulação do Bloco Negação, chave em Verdadeiro, LED em Falso.



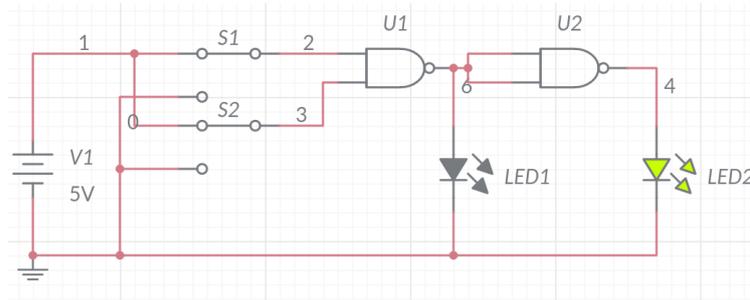
Fonte: Elaborada pelo Autor.

Figura B.2: Simulação do Bloco Negação, chave em Falso, LED em Verdadeiro.



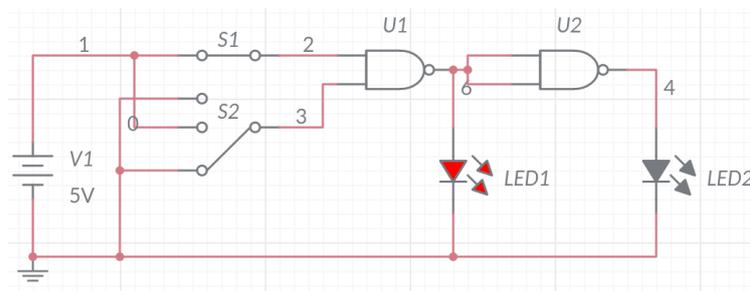
Fonte: Elaborada pelo Autor.

Figura B.3: Simulação do Bloco Conjunção,  $S1$  e  $S2$  em Verdadeiro, LED em Verdadeiro.



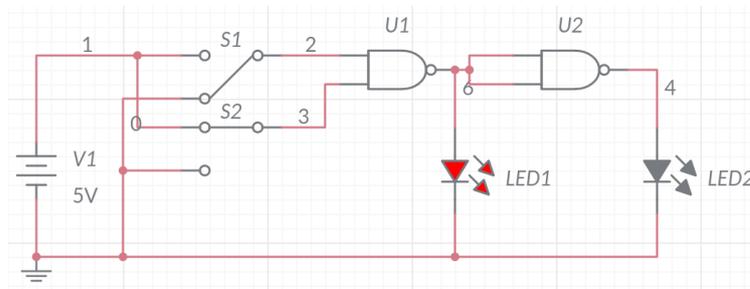
Fonte: Elaborada pelo Autor.

Figura B.4: Simulação do Bloco Conjunção,  $S1$  em Verdadeiro,  $S2$  em Falso, LED em Falso.



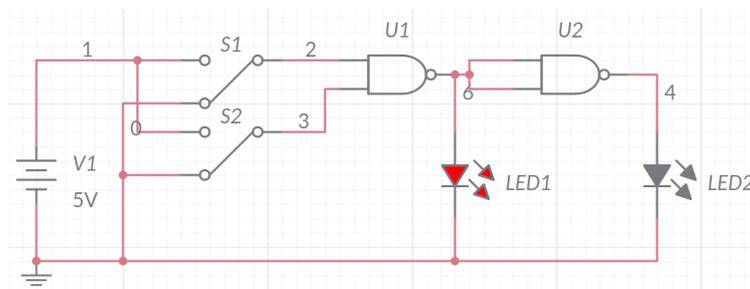
Fonte: Elaborada pelo Autor.

Figura B.5: Simulação do Bloco Conjunção,  $S1$  em Falso,  $S2$  em Verdadeiro, LED em Falso.



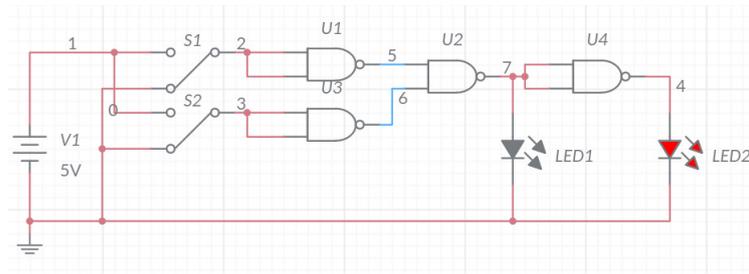
Fonte: Elaborada pelo Autor.

Figura B.6: Simulação do Bloco Conjunção,  $S1$  e  $S2$  em Falso, LED em Falso.



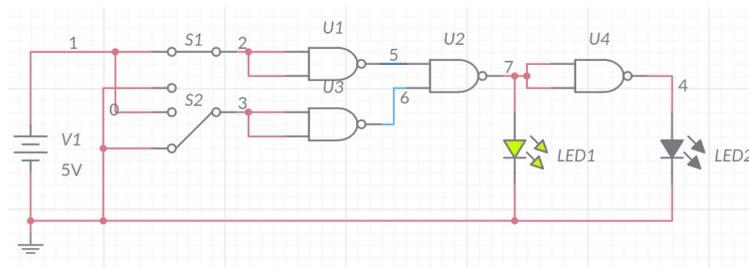
Fonte: Elaborada pelo Autor.

Figura B.7: Simulação do Bloco Disjunção,  $S1$  e  $S2$  em Falso, LED em Falso.



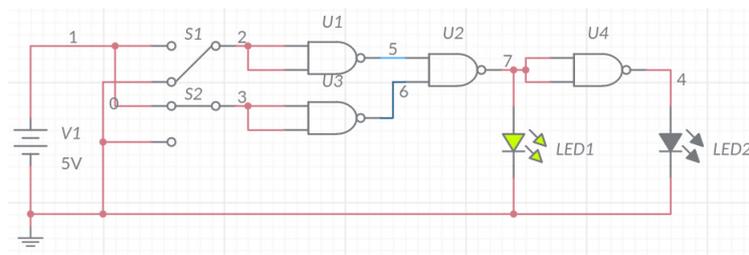
Fonte: Elaborada pelo Autor.

Figura B.8: Simulação do Bloco Disjunção,  $S1$  em Verdadeiro,  $S2$  em Falso, LED em Verdadeiro.



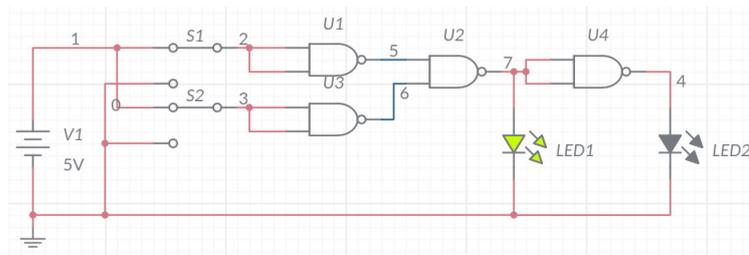
Fonte: Elaborada pelo Autor.

Figura B.9: Simulação do Bloco Disjunção,  $S1$  em Falso,  $S2$  em Verdadeiro, LED em Verdadeiro.



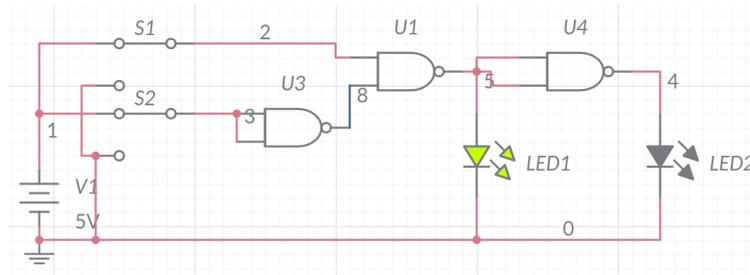
Fonte: Elaborada pelo Autor.

Figura B.10: Simulação do Bloco Disjunção,  $S1$  e  $S2$  em Verdadeiro, LED em Verdadeiro.



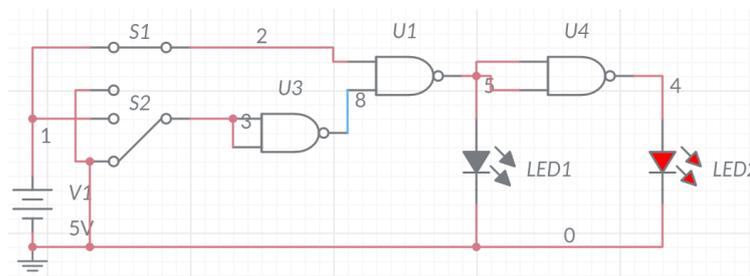
Fonte: Elaborada pelo Autor.

Figura B.11: Simulação do Bloco *Condicional*, *S1* e *S2* em Verdadeiro, LED em Verdadeiro.



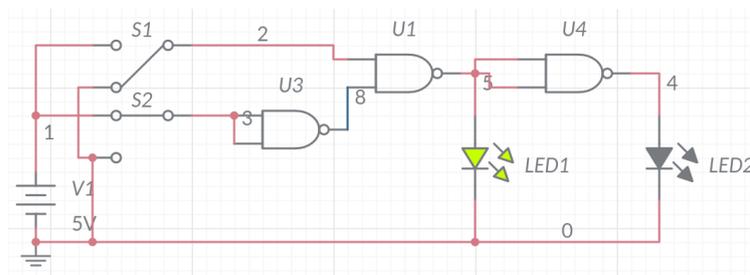
Fonte: Elaborada pelo Autor.

Figura B.12: Simulação do Bloco *Condicional*, *S1* em Verdadeiro, *S2* em Falso, LED em Falso.



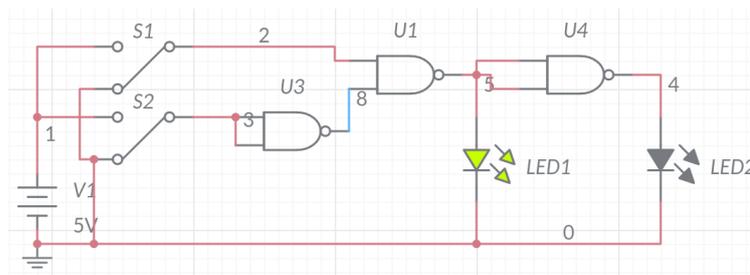
Fonte: Elaborada pelo Autor.

Figura B.13: Simulação do Bloco *Condicional*, *S1* em Falso, *S2* em Verdadeiro, LED em Verdadeiro.



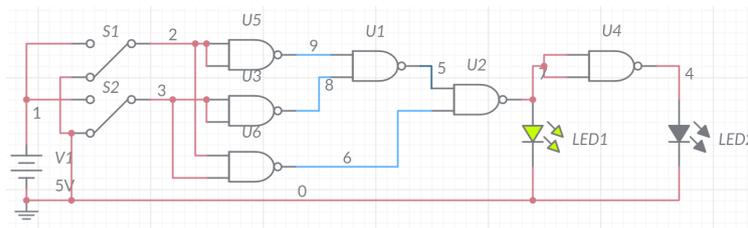
Fonte: Elaborada pelo Autor.

Figura B.14: Simulação do Bloco *Condicional*, *S1* e *S2* em Falso, LED em Verdadeiro.



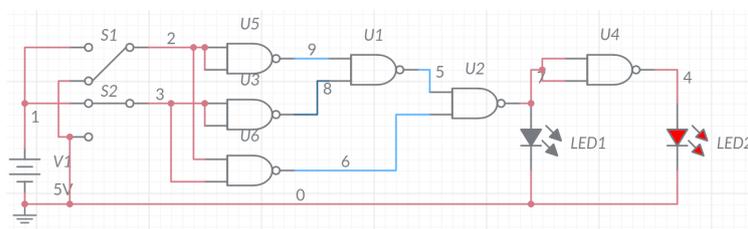
Fonte: Elaborada pelo Autor.

Figura B.15: Simulação do Bloco *Bicondicional*, *S1* e *S2* em Falso, LED em Verdadeiro.



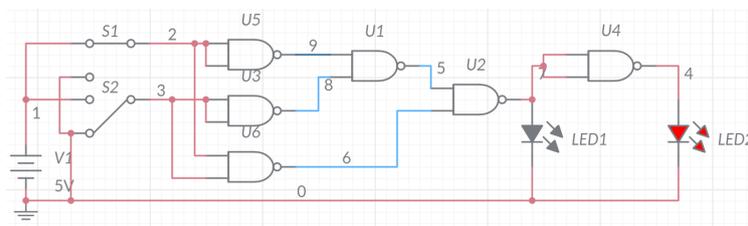
Fonte: Elaborada pelo Autor.

Figura B.16: Simulação do Bloco *Bicondicional*, *S1* em Falso, *S2* em Verdadeiro, LED em Falso.



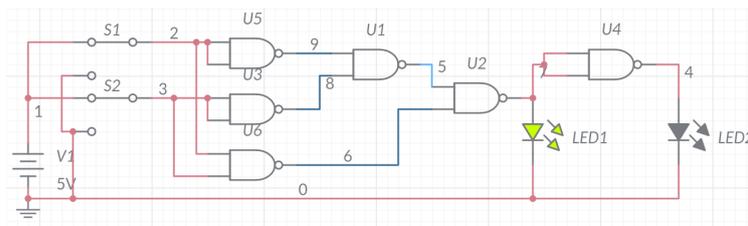
Fonte: Elaborada pelo Autor.

Figura B.17: Simulação do Bloco *Bicondicional*, *S1* em Verdadeiro, *S2* em Falso, LED em Falso.



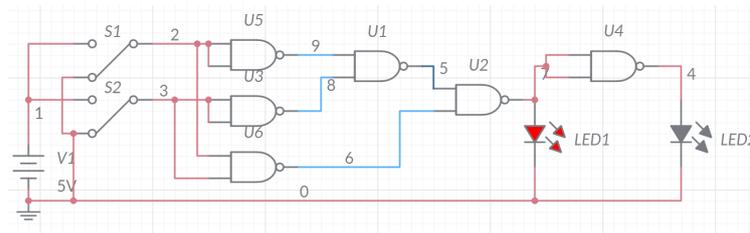
Fonte: Elaborada pelo Autor.

Figura B.18: Simulação do Bloco *Bicondicional*, *S1* e *S2* em Verdadeiro, LED em Verdadeiro.



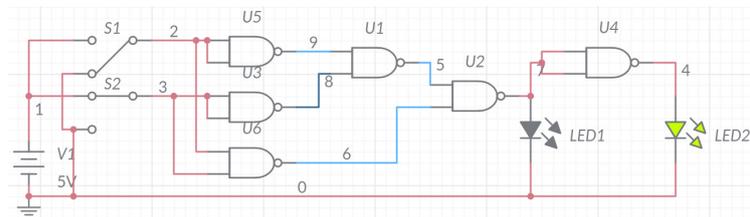
Fonte: Elaborada pelo Autor.

Figura B.19: Simulação do Bloco *Disjunção Exclusiva*,  $S1$  e  $S2$  em Falso, LED em Verdadeiro.



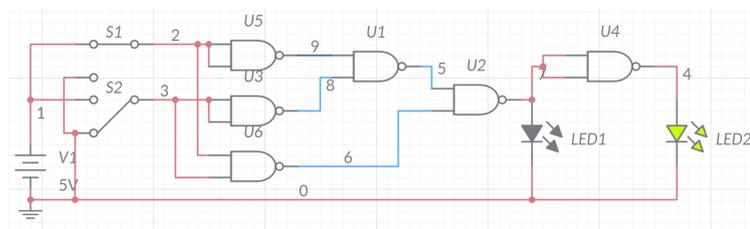
Fonte: Elaborada pelo Autor.

Figura B.20: Simulação do Bloco *Disjunção Exclusiva*,  $S1$  em Falso,  $S2$  em Verdadeiro, LED em Falso.



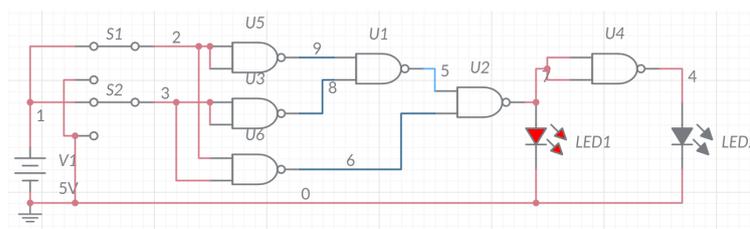
Fonte: Elaborada pelo Autor.

Figura B.21: Simulação do Bloco *Disjunção Exclusiva*,  $S1$  em Verdadeiro,  $S2$  em Falso, LED em Falso.



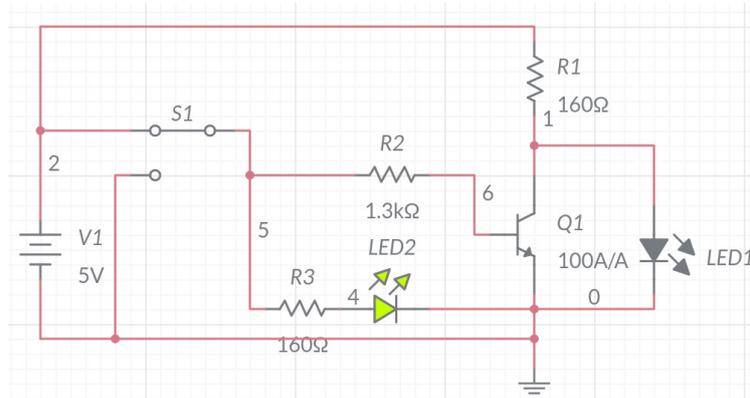
Fonte: Elaborada pelo Autor.

Figura B.22: Simulação do Bloco *Disjunção Exclusiva*,  $S1$  e  $S2$  em Verdadeiro, LED em Verdadeiro.



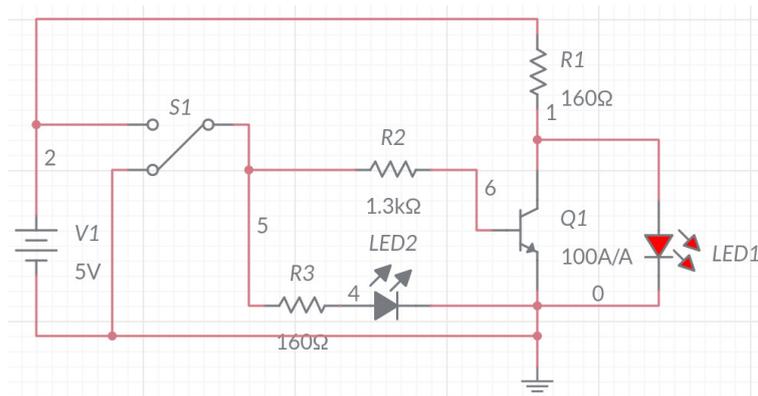
Fonte: Elaborada pelo Autor.

Figura B.23: Simulação do Bloco de Resultado,  $S1$  em Verdadeiro, LED2 indica Verdadeiro.



Fonte: Elaborada pelo Autor.

Figura B.24: Simulação do Bloco de Resultado,  $S1$  em Falso, LED1 indica Falso.



Fonte: Elaborada pelo Autor.

# Referências Bibliográficas

ANACLETO, P. P. *Arduino No Ensino De Lógica Matemática: Uma Aplicação No Primeiro Ano Do Ensino Médio*. 62 p. Dissertação (Mestrado em Matemática) — Universidade Estadual do Mato Grosso, Sinop - MT, 2018. Disponível em: [https://sca.proformat-sbm.org.br/proformat\\_tcc.php?id1=4078&id2=160880062](https://sca.proformat-sbm.org.br/proformat_tcc.php?id1=4078&id2=160880062). Acesso em: 3 ago. 2022.

BERGAMIM, E. G. J. *Lógica Matemática: Uma proposta de atividades para educação básica*. 134 p. Dissertação (Mestrado em Matemática) — Universidade Estadual de Maringá, Maringá - PR, 2018. Disponível em: [https://sca.proformat-sbm.org.br/proformat\\_tcc.php?id1=4197&id2=160610197](https://sca.proformat-sbm.org.br/proformat_tcc.php?id1=4197&id2=160610197). Acesso em: 4 jun. 2022.

CAMPOLINO, C. E. L. *A Matemática Na Construção De Um Aeromodelo Elétrico Com Fins Educacionais*. 29 p. Dissertação (Mestrado em Matemática) — Universidade Federal de São João del-Rei, Ouro Branco - MG, 2022. Disponível em: [https://sca.proformat-sbm.org.br/proformat\\_tcc.php?id1=6523&id2=171054126](https://sca.proformat-sbm.org.br/proformat_tcc.php?id1=6523&id2=171054126). Acesso em: 3 ago. 2022.

CAVALCANTE, A. L. *Ensino Da Lógica Proposicional No Ensino Médio: Uma Proposta Pedagógica*. 66 p. Dissertação (Mestrado em Matemática) — Universidade Estadual do Ceará, Fortaleza - CE, 2019. Disponível em: [https://sca.proformat-sbm.org.br/proformat\\_tcc.php?id1=4883&id2=170712367](https://sca.proformat-sbm.org.br/proformat_tcc.php?id1=4883&id2=170712367). Acesso em: 4 jun. 2022.

CRUZ, F.; MAIA, L. O que dizem professores e alunos de matemática sobre o fracasso escolar em matemática?: Interfaces entre as representações sociais e o desempenho escolar. In: ANAIS DO SIPEMAT. Recife - PE, 2006.

DAGHLIAN, J. *Lógica e Álgebra de Boole*. 4. ed. São Paulo - SP: Atlas, 1995. 167 p.

FAIRCHILD SEMICONDUCTOR CORPORATION. *DM7400 Quad 2-Input NAND Gates*. [S.l.], 2001. 4 p. Disponível em: <https://web.mit.edu/6.131/www/document/7400.pdf>. Acesso em: 8 ago. 2022.

FRANÇA, F. J. D. A. *Álgebras De Boole E Aplicações*. 71 p. Dissertação (Mestrado em Matemática) — Universidade Federal de Viçosa, Florestal - MG, 2021. Disponível em: [https://sca.proformat-sbm.org.br/proformat\\_tcc.php?id1=6039&id2=171054493](https://sca.proformat-sbm.org.br/proformat_tcc.php?id1=6039&id2=171054493). Acesso em: 1 jun. 2022.

HUNTINGTON, E. V. New sets of independent postulates for the algebra of logic, with special reference to whitehead and russell's principia mathematica. *Transactions of the American Mathematical Society*, v. 35, p. 274-304, 1933.

ISSN 1088-6850. Disponível em: <https://www.ams.org/journals/tran/1933-035-01/S0002-9947-1933-1501684-X/S0002-9947-1933-1501684-X.pdf>. Acesso em: 4 jun. 2022.

IEZZI, G.; MURAKAMI, C. *Fundamentos de Matemática Elementar: Conjuntos e funções*. São Paulo - SP: Atual, 1977. 380 p.

JENSKE, G. *Lógica Matemática*. Indaial: Uniasselvi, 2015. 178 p. ISBN 978-85-7830-888-9. Disponível em: <https://www.uniasselvi.com.br/extranet/layout/request/trilha/materiais/livro/livro.php?codigo=20517>. Acesso em: 1 set. 2022.

LENZEN, W. *Leibniz: Logic*. Alemanha: Internet Encyclopedia of Philosophy, 2022. Disponível em: <https://iep.utm.edu/leib-log/>. Acesso em: 4 jun. 2022.

MENDONÇA, B. R. *Lógica*. Indaial: Uniasselvi, 2013. 241 p. ISBN 978-85-7830-754-7. Disponível em: <https://www.uniasselvi.com.br/extranet/layout/request/trilha/materiais/livro/livro.php?codigo=14132>. Acesso em: 1 jun. 2022.

Mercado Livre. *2 Plug Banana Macho 4mm 20a + 4 Plug Fêmea - Preto Vermelho*. 2022. Disponível em: [https://produto.mercadolivre.com.br/MLB-1857434888-2-plug-banana-macho-4mm-20a-4-plug-fmea-preto-vermelho-\\_JM](https://produto.mercadolivre.com.br/MLB-1857434888-2-plug-banana-macho-4mm-20a-4-plug-fmea-preto-vermelho-_JM). Acesso em: 8 ago. 2022.

Mercado Livre. *4 Plug 4mm Fêmea - Preto E Vermelho*. 2022. Disponível em: [https://produto.mercadolivre.com.br/MLB-1648265495-4-plug-4mm-fmea-preto-e-vermelho-\\_JM](https://produto.mercadolivre.com.br/MLB-1648265495-4-plug-4mm-fmea-preto-e-vermelho-_JM). Acesso em: 8 ago. 2022.

MINISTÉRIO DA EDUCAÇÃO. *Base Nacional Comum Curricular: Educação é a base*. Brasília - DF, 2018. 600 p. Disponível em: [http://basenacionalcomum.mec.gov.br/images/BNCC\\_EI\\_EF\\_110518-versaofinal\\_site.pdf](http://basenacionalcomum.mec.gov.br/images/BNCC_EI_EF_110518-versaofinal_site.pdf). Acesso em: 3 ago. 2022.

MORENO, E. I. *Circuitos Digitais: Notas de aulas*. PUC-RS, 2018. Disponível em: <https://www.inf.pucrs.br/~emoreno/undergraduate/EC/cirdig/sem18.2/index.php>. Acesso em: 4 ago. 2022.

NASCIMENTO, J. A. D. *Explorando A Logica Matematica No Ensino Basico*. 183 p. Dissertação (Mestrado em Matematica) — Universidade Federal do Rio Grande do Norte, Natal - RN, 2016. Disponível em: [https://sca.profmatsbm.org.br/profmatsbm\\_tcc.php?id1=4388&id2=94720](https://sca.profmatsbm.org.br/profmatsbm_tcc.php?id1=4388&id2=94720). Acesso em: 1 jun. 2022.

NUNES, T. R. *Sequência Didática de Estatística Contextualizada Com A Pandemia De COVID-19 Para O 8º Ano Do Ensino Fundamental*. 104 p. Dissertação (Mestrado em Matemática) — Universidade Estadual de Santa Cruz, Ilhéus - BA, 2021. Disponível em: [https://sca.profmatsbm.org.br/profmatsbm\\_tcc.php?id1=6053&id2=171055409](https://sca.profmatsbm.org.br/profmatsbm_tcc.php?id1=6053&id2=171055409). Acesso em: 1 set. 2022.

OLIVEIRA, F. A. D. *Atividades Em Circuitos Lógicos Para O Estudo E Desenvolvimento De Potencialidades Acerca Da Compreensão De Conectivos*. 153 p. Dissertação (Mestrado em Matemática) — Colégio Pedro II, Rio de Janeiro - RJ, 2020. Disponível em: [https://sca.profmatsbm.org.br/profmatsbm\\_tcc.php?id1=6053&id2=171055409](https://sca.profmatsbm.org.br/profmatsbm_tcc.php?id1=6053&id2=171055409).

[//sca.profmat-sbm.org.br/profmat\\_tcc.php?id1=5432&id2=170971389](https://sca.profmat-sbm.org.br/profmat_tcc.php?id1=5432&id2=170971389)). Acesso em: 1 jun. 2022.

PATOLA. *Caixa Patola PB-080*. 2022. Disponível em: [https://www.patola.com.br/index.php?route=product/product&path=95.65&product\\_id=293&filter=194](https://www.patola.com.br/index.php?route=product/product&path=95.65&product_id=293&filter=194)). Acesso em: 8 ago. 2022.

PEIRCE, C. S. The simplest mathematics - a boolean algebra with one constant (1880). In: HARTSHORNE, C.; WEISS, P. (Ed.). *Collected Papers of Charles Sanders Peirce*. Cambridge, Massachusetts: Belknap Press, 1974. ISBN 978-0-674-13801-8. Disponível em: [https://books.google.com.br/books?id=3JJgOkGmnjEC&pg=RA1-PA13&redir\\_esc=y#v=onepage&q&f=false](https://books.google.com.br/books?id=3JJgOkGmnjEC&pg=RA1-PA13&redir_esc=y#v=onepage&q&f=false)). Acesso em: 4 jun. 2022.

PILIGRA, L. P. J. *Pequeno Manual de Lógica Simbólica*. Ilhéus - BA: Livro em Rascunho, 2022. 130 p.

S&B Importações. *Chave alavanca MTS-102 - 6A - 3 terminais 2 posições (on/off)*. 2022. Disponível em: <https://sbimportacoes.com.br/produtos/chave-alavanca-mts-102-6a-3-term-2-pos-on-off/>). Acesso em: 8 ago. 2022.

SHANNON, C. E. A symbolic analysis of relay and switching circuits. *Transactions of the American Institute of Electrical Engineers*, v. 57, n. 12, p. 713–723, 1938. Disponível em: <https://www.cs.virginia.edu/~evans/greatworks/shannon38.pdf>). Acesso em: 5 jun. 2022.

SHEFFER, H. M. A set of five independent postulates for boolean algebras, with application to logical constants. *Transactions of the American Mathematical Society*, v. 14, n. 4, p. 481–488, 1913. ISSN 1088-6850. Disponível em: <https://www.ams.org/journals/tran/1913-014-04/S0002-9947-1913-1500960-1/S0002-9947-1913-1500960-1.pdf>). Acesso em: 27 jul. 2022.

SILVA, V. R. M. E. *Circuitzles: Lógica Proposicional Na Educação Básica*. 50 p. Dissertação (Mestrado em Matemática) — Universidade Federal de Alagoas, Maceió - AL, 2020. Disponível em: [https://sca.profmat-sbm.org.br/profmat\\_tcc.php?id1=5823&id2=171052971](https://sca.profmat-sbm.org.br/profmat_tcc.php?id1=5823&id2=171052971)). Acesso em: 1 jun. 2022.

TIMÓTEO, S. C. D. S. *Fundamentos De Lógica Matemática Para O Ensino Médio: Um Estudo Aplicado Em Geometria Plana*. 106 p. Dissertação (Mestrado em Matemática) — Universidade Federal do Tocantins, Palmas - TO, 2018. Disponível em: [https://sca.profmat-sbm.org.br/profmat\\_tcc.php?id1=3986&id2=160080988](https://sca.profmat-sbm.org.br/profmat_tcc.php?id1=3986&id2=160080988)). Acesso em: 1 jun. 2022.

TOCCI, R. J.; WIDMER, N. S.; MOSS, G. L. *Sistemas Digitais: princípios e aplicações*. 10. ed. São Paulo - SP: Pearson Universidades, 2007. 830 p. ISBN 978-8576050957.

Wikimedia Commons. *File: NAND ANSI Labelled.svg* — *Wikimedia Commons, a media-teca livre*. 2020. Disponível em: [https://upload.wikimedia.org/wikipedia/commons/e/e6/NAND\\_ANSI\\_Labelled.svg](https://upload.wikimedia.org/wikipedia/commons/e/e6/NAND_ANSI_Labelled.svg)). Acesso em: 8 ago. 2022.

Wikimedia Commons. *File: XNOR ANSI Labelled.svg* — *Wikimedia Commons, a mediateca livre*. 2020. Disponível em: [https://upload.wikimedia.org/wikipedia/commons/b/b8/XNOR\\_ANSI\\_Labelled.svg](https://upload.wikimedia.org/wikipedia/commons/b/b8/XNOR_ANSI_Labelled.svg). Acesso em: 8 ago. 2022.

Wikimedia Commons. *File: XOR ANSI Labelled.svg* — *Wikimedia Commons, a mediateca livre*. 2020. Disponível em: [https://upload.wikimedia.org/wikipedia/commons/1/17/XOR\\_ANSI\\_Labelled.svg](https://upload.wikimedia.org/wikipedia/commons/1/17/XOR_ANSI_Labelled.svg). Acesso em: 8 ago. 2022.

Wikimedia Commons. *File: AND from NAND.svg* — *Wikimedia Commons, a mediateca livre*. 2020. Disponível em: [https://upload.wikimedia.org/wikipedia/commons/1/16/AND\\_from\\_NAND.svg](https://upload.wikimedia.org/wikipedia/commons/1/16/AND_from_NAND.svg). Acesso em: 8 ago. 2022.

Wikimedia Commons. *File: NOT from NAND.svg* — *Wikimedia Commons, a mediateca livre*. 2020. Disponível em: [https://upload.wikimedia.org/wikipedia/commons/3/3f/NOT\\_from\\_NAND.svg](https://upload.wikimedia.org/wikipedia/commons/3/3f/NOT_from_NAND.svg). Acesso em: 8 ago. 2022.

Wikimedia Commons. *File: OR from NAND.svg* — *Wikimedia Commons, a mediateca livre*. 2020. Disponível em: [https://upload.wikimedia.org/wikipedia/commons/9/90/OR\\_from\\_NAND.svg](https://upload.wikimedia.org/wikipedia/commons/9/90/OR_from_NAND.svg). Acesso em: 8 ago. 2022.

Wikimedia Commons. *File: XNOR from NAND.svg* — *Wikimedia Commons, a mediateca livre*. 2020. Disponível em: [https://upload.wikimedia.org/wikipedia/commons/e/e2/XNOR\\_from\\_NAND.svg](https://upload.wikimedia.org/wikipedia/commons/e/e2/XNOR_from_NAND.svg). Acesso em: 8 ago. 2022.

Wikimedia Commons. *File: XOR from NAND.svg* — *Wikimedia Commons, a mediateca livre*. 2020. Disponível em: [https://upload.wikimedia.org/wikipedia/commons/f/fa/XOR\\_from\\_NAND.svg](https://upload.wikimedia.org/wikipedia/commons/f/fa/XOR_from_NAND.svg). Acesso em: 8 ago. 2022.

Wikimedia Commons. *File: NOR ANSI Labelled.svg* — *Wikimedia Commons, a mediateca livre*. 2021. Disponível em: [https://upload.wikimedia.org/wikipedia/commons/c/c6/NOR\\_ANSI\\_Labelled.svg](https://upload.wikimedia.org/wikipedia/commons/c/c6/NOR_ANSI_Labelled.svg). Acesso em: 8 ago. 2022.

Wikimedia Commons. *File: OR ANSI Labelled.svg* — *Wikimedia Commons, a mediateca livre*. 2021. Disponível em: [https://upload.wikimedia.org/wikipedia/commons/1/16/OR\\_ANSI\\_Labelled.svg](https://upload.wikimedia.org/wikipedia/commons/1/16/OR_ANSI_Labelled.svg). Acesso em: 8 ago. 2022.

Wikimedia Commons. *File: AND ANSI Labelled.svg* — *Wikimedia Commons, a mediateca livre*. 2022. Disponível em: [https://upload.wikimedia.org/wikipedia/commons/b/b9/AND\\_ANSI\\_Labelled.svg](https://upload.wikimedia.org/wikipedia/commons/b/b9/AND_ANSI_Labelled.svg). Acesso em: 8 ago. 2022.

Wikimedia Commons. *File: NOT ANSI Labelled.svg* — *Wikimedia Commons, a mediateca livre*. 2022. Disponível em: [https://upload.wikimedia.org/wikipedia/commons/6/60/NOT\\_ANSI\\_Labelled.svg](https://upload.wikimedia.org/wikipedia/commons/6/60/NOT_ANSI_Labelled.svg). Acesso em: 8 ago. 2022.

Wikipedia contributors. Boolean algebra. In: WIKIPÉDIA. 2022. Disponível em: [https://en.wikipedia.org/w/index.php?title=Boolean\\_algebra&oldid=1098861709](https://en.wikipedia.org/w/index.php?title=Boolean_algebra&oldid=1098861709). Acesso em: 26 jul. 2022.

WILLMAN, M. Logic and Language in Early Chinese Philosophy. In: ZALTA, E. N. (Ed.). *The Stanford Encyclopedia of Philosophy*. Spring 2021. Metaphysics Research Lab, Stanford University, 2021. Disponível em: <https://plato.stanford.edu/archives/spr2021/entries/chinese-logic-language/>. Acesso em: 4 jun. 2022.